

RISE3301 用户手册

JS-000314

Version 1.2

瑞斯康微电子(深圳)有限公司

目 录

图目录

表目录

概述

电力载波技术是一种利用电力线作为载体传输控制信号的现代技术。它通过电力线组成智能控制网络，控制连接的所有电子装置、安全系统及家用电器等。由于电力线在世界上的分布范围广泛，可深入到千家万户，因此利用低压电力线作为传输数据信号的媒介将能使用户更有效地利用现有资源，避免繁杂的通道布线，大大节省系统的建设成本。随着科技的不断完善，电力载波技术将在家庭智能控制、小区物业管理、安防报警等领域具有广泛的应用前景。

瑞斯康微电子（深圳）有限公司利用电力载波技术这一优势，以该技术为平台研制出一种用于控制网络的单片系统芯片（SOC）—RISE3301。RISE3301 内部集成了 ANSI 709.1 七层协议、自动路由自适应算法，是实现自动抄表、安防系统、灯光控制、工业控制、家庭等领域人工智能化的一项核心产品。RISE3301 的设计符合 EIA-709.1，EIA-709.2 和 EN50065-1 等国际标准。通过 RISE3301，可以将一个通信节点动态配置为一个路由或普通节点，其出色的物理层性能和自动路由的特点为您提供了可靠的网络通信性能。

一、 RISE3301 芯片在电力线载波传输领域的特点与应用

RISE3301 是一款智能型电力载波控制芯片，内部集成电力收发模块，外扩Flash和SRAM；具备两个 8 位处理器内核，分别定义为App和Comm；App应用于由用户开发的抄表系统及其他系统的应用程序；Comm应用于底层软件，其中包括固化了EIA709.1 协议的协议栈和系统自动路由算法模块，底层软件可用于网络管理、ANSI709.1 协议的执行、载波通讯等。

1.1 当前电力线载波的局限性

电力线的作用是为用电设备传送电能，而不是用来传送数据，所以使用电力线传输数据将会有许多限制。首先配电变压器对电力载波信号有阻隔作用，电力载波信号只能在一个配电变压器区域内传送。同时在三相电力线间传输信号时有很大损失，当通讯距离过近，不同相间可能会收到信号，所以一般电力载波信号只能在单相电力线上传输。然而，低压电力线一般由铜或其他电的良导体加工而成，其本身的阻抗很小。因此，电力线本身的阻抗并不是产生干扰的主要原因。造成电力线载波干扰的主要因素有以下三点：

- 高频率的脉冲噪声。电力线存在本身固有的脉冲干扰，脉冲噪声是电力线上最大的噪声源。在每一交流周期中出现两次峰值，两次峰值会带来两次脉冲干扰，即电力线上固有的 100 Hz 或 120 Hz 脉冲干扰，噪声具有突变、高能和频率范围广的特点，对载波信号影响很大，不仅会造成信号的高误码率，而且可能使接收设备内部产生自干扰，严重影响整个系统的运行；
- 随机不可预测的负载变化。通常低压电力网载波信号的衰减很大，可达 60dB 以上，而且衰减值受到电力网上负载变化的影响，随着信号频率而变化；
- 频繁开关产生的噪声干扰。电力线上接有各种阻性、容性、感性不同的用电设备，因此用电设备的频繁开关会产生各种噪声干扰；

目前电力线载波技术普遍所采用的方法有以下几种，但都具有一定的局限性：

- 通过改善物理层通信性能来延长通信距离。物理层的点对点通信性能总是有限度的，而低压电力网通信信道又是动态的、极其复杂的，因此仅仅靠改善物理层通信的性能不足以彻底解决载波抄表的可靠性问题。
- 采用固定中继的方法来提高通信可靠性，延长通信距离。由于电力网时变的特点，固定位置的中继器随着时段的变化又变得不稳定了，从而使得系统的自动抄收还是很不可靠。
- 采用了自动中继技术，但由于通信协议只是到链路层，缺乏完整网络协议的支持；单一的寻址方式，只能支持完全主从的一问一答式的轮询，不能支持广播应答；集中器自动中继算法全部由应用程序完成，不是真正意义上的网络管理；随着系统安装电表的增加，集中器自动中继算法过程的工作量呈几何级倍增，使得集中器的自动中继消耗大量的时间和空间资源，完全达不到实用的要求。

由上述局限性可以看出，我们需要构建一个智能化的系统，它具有自动路由以及自适应的功能，使普通的电表节点可以被动态配置成为路由节点，系统也可以智能地学习网络拓扑，动态地自适应低压电力线网络的各种变化，从而传送高质量的载波信号。

1.2 低压载波抄表系统自动路由及自适应技术的关键基础

作为一种智能控制网络系统，低压载波抄表系统需要可靠的技术来维持其稳定性，而关键因素是实现网络系统的自动路由以及自适应，这需要建立在以下几个基础上：

- 载波芯片出色的物理层通信性能。载波芯片应具备的特征包括：干扰抑制(包括多点频干扰和脉冲干扰)；快速信道自适应；取样时间误差自动纠正；快速自动增益控制。只有同时具备了这些特征的载波芯片才能实现出色的物理层通信性能，而出色的物理层点对点通信性能是一切载波抄表系统的基础。
- 载波芯片可提供接收信号质量监控。包括接收信号功率和干扰强度，从而为系统最佳路由节点的选择提供了基础。
- 载波芯片可以被动态地设置为路由模式。载波芯片可以同时处理所在子网的路由信息和本节点的通信信息。.
- 完善的协议栈支持。协议栈的 MAC 层应提供 CSMA(Carrier Sense Multiple Access)机制以避免可能存在的节点间的互传信号和冲突及相撞的问题。为了高效完成低压电力载波抄表系统的自动路由自适应过程，芯片内应固化有与网络层有关的控制协议以满足系统的自动组网、网络拓扑结构自适应等网络管理事务。

1.3 RISE3301 芯片在低压电力载波抄表系统中的优越性

为适应当前市场需求，由瑞斯康微电子（深圳）有限公司自主研发的一款 SOC 芯片，内含固化 EIA709.1 协议的协议栈、自动路由及自适应算法，该设计彻底解决了系统抄收不可靠的问题，另 RISE3301 芯片的性能远远领先于市场同类产品。

1.3.1 基于 RISE3301 芯片 EIA709.1 协议的协议栈在低压载波抄表系统应用上的优势

1) EIA709.1 协议栈的 MAC 子层支持 Predictive p-persistent CSMA 算法,这是一种冲突避免技术。算法的基本原理为：在发送系统中的某个节点前，首先侦听信道，如果信道空闲，则该节点根据当前网络负荷的预测（如集中器可比较准确地预测发出一个广播命令后，有多少电表应答）生成一个随机延迟时间 T, 随机延迟时间 T 为某个单位时间槽的整数倍，当这个随机延迟时间 T 超出时信道如果仍然空闲，则该节点发送数据包。否则，如果该节点在随机延迟时间 T 超时前侦听到信道忙，则节点再等待信道至空闲，重复以上算法。通过这种算法，可有效避免低压载波抄表系统广播应答的冲突,使实现系统自动组网时的广播应答和自动组网时的广播抄表成为可能，从根本上避免了传统自动抄表系统只能采用的一问一答的轮询方式，可以大大提高低压载波抄表系统的组网效率和抄表效率。
2) EIA709.1 协议栈的网络层提供多种网络寻址方式，支持完成地址解析和路由包自动转发任务，通过网络层提供的网络服务，低压抄表系统中的每一个节点都可以动态地被配置为路由节点或普通节点，组网后的每个节点都会被配置一个网络地址，协议栈的网络层自动决定对数据包交由上层处理还是转发,使得低压载波抄表系统的自动高效组网成为可能，而应用程序只需要关注应用事务，网络路由的处理完全交由协议栈的网络层处理。
3) EIA709.1 协议栈的事务控制子层提供重复包检测的功能，当低压抄表系统的路由路径建立起来后,尽管会按照路由表一级一级地转发,但因为电力网是单一的媒介，信道特性是变化的，所以完全可能出现目标节点跨级直接收到源节点数据包的情况，EIA709.1 协议栈所具有的重复包检测功能，可以使目标节点最快地处理数据包，对于重复发过来的包则作为重复包丢弃。重复包检测功能可以减少网络负荷，显著提高低压载波抄表系统的自动组网和自动抄收效率。

4) RISE3301 由于在通讯的物理层进行了改善，在通讯效果上比前期的产品有了很大提高，通讯的成功率也大大增加。

1.3.2 基于 RISE3301 芯片自动路由及自适应算法的介绍

RISE3301 芯片具有出色的物理层通信性能，物理层能够提供定量的接收信号的信噪比，把接收信号的质量（Q 值）量化为若干等级，比如分成 0-15（用 4-bit）16 个等级。RISE3301 同时内嵌 EIA709.1 通信协议，EIA709.1 包括了 OSI（Open System Interconnection）模型完整的 7 层协议，是一个已经大量适用于现场控制网络的国际标准协议。RISE3301 物理层的 Q 值提供和内嵌的网络协议为整个低压载波抄表系统的自动路由及网络管理提供了强有力的支持。

就应用系统而言，集中器是整个低压载波抄表系统的核心，由集中器执行一套系统自动路由及自适应算法，同时发起一些专用的网络管理命令来实现整个系统的网络管理功能。当集中器和各电表安装完成后，由集中器启动整个载波系统的初始化，并分相进行。在初始化过程中进行节点相位的探测，设定一个 Q 值的阈值，根据该阈值进行系统的逐步组网和网络拓扑结构的学习，选取每个子网最佳的路由节点。Q 值的阈值可根据现场实际网络情况灵活设置，保证系统所组子网的健壮性（即：既防止组网过密，又防止组网过疏）。初始化过程结束后，低压载波系统自动将整个系统划分为数个子网，每个子网中至少有一个路由节点，每个子网的每个节点会配置一个网络地址。集中器则会保存其到每个子网的路由表，每个子网中的路由节点会保存该子网到集中器的路由表。系统初始化完成后，每一个节点将隶属于一个子网，集中器通过到每个子网的路由表就能访问到任意一个节点（电表）。同样，每个节点也可以主动与集中器通信。

由于低压电力网的时变性，经过一段时间后，原来组建的子网结构及分布可能不再是最佳的系统设置，所以还需要系统具有动态的自适应功能。集中器可定时或根据实际需要启动系统的自适应过程，系统的自适应又包括子网间的自适应和子网内部的自适应两个子过程，子网间的自适应主要是各子网路由节点之间的通信维护，子网内部的自适应是子网内部路由节点和普通节点之间的通信维护。通过这两个子过程，系统自适应完成子网的合并、拆分、路由节点的变更等动态过程，从而保证了整个载波系统的动态自适应性，使整个系统的通信顺畅。

总之，载波芯片出色的物理层通信性能和系统的网络功能相结合是技术上彻底解决低压载波抄表系统可靠性的关键因素，我们相信二者的完美结合可以进一步推动低压载波抄表系统在我国的推广和普及。

1.4 用户平台操作的简易性

RISE3301 为用户开发的应用程序提供了应用程序接口。有了内嵌的网络协议的支持，用户就可以专注于抄表系统应用程序的开发，其他与载波网络管理相关的所有事务都交由协议栈来完成，从而极大减少用户的工作量。针对低压载波抄表系统的特定应用，还可以对 EIA709.1 协议栈进行裁减，保留协议栈对抄表系统有用的部分，去掉一些针对抄表应用不必要的功能，使协议栈更加简单，同时又和原来保持兼容。

1.5 RISE3301 在电力系统的应用

根据用户的需求，基于电力线载波抄表系统的载波终端产品可应用于：

1、 LV-C:低压集中器。这是用于收集各载波终端数据的设备，可对所收集的数据进行处理和存储，同时还能与主站计算机或手持单元进行数据交换。

2、 具有电力载波通信功能的载波表。
3、 能够采集多个电子式电表的脉冲表采集器。该设备内部集成有电力载波模块，可以和集中器（LVC）之间进行电力线通信的采集，一个脉冲表采集器可携带多块电子式电表，每个电子式电表和脉冲表采集器之间通过电表脉冲线相连接。
4、 内部集成有电力载波模块和总线（如 RS485）模块的总线转载波采集器。向上可通过电力载波和 LV-C 进行电力线通信，向下通过总线和具有相同总线接口的电能表进行通信。按照协议规定，一个总线转载波采集器可携带多块具有总线接口的电子式电表。

RISE3301 芯片在低压电力载波抄表系统中的应用图

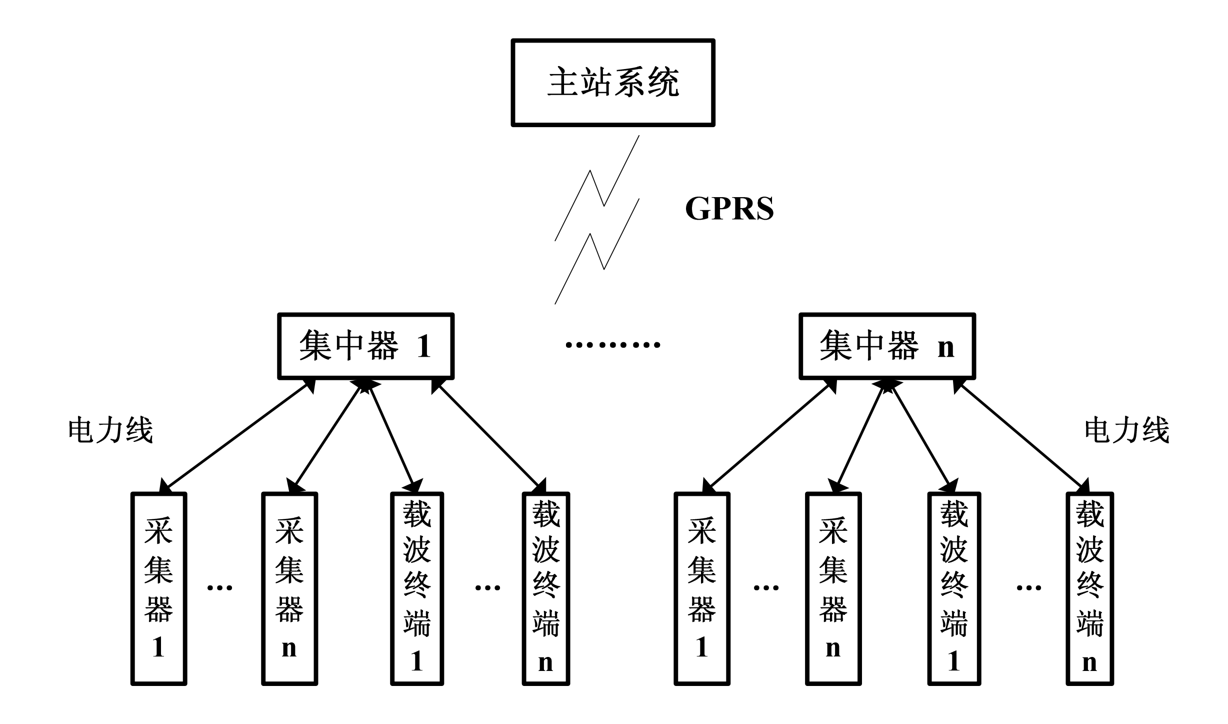


图 一　载波抄表系统

二、 中断配置说明

RISE3301 芯片具有十分强大的中断功能，15 个可选逻辑硬件配置中断源中包括 6 个外部中断以及 I2C、SPI、TX、RX 中断等，内部 Timer、以及 UART 口为 8052 本身中断；这两部分中断功能将分别在下面的章节中进行描述。

2.1 内部硬件中断配置

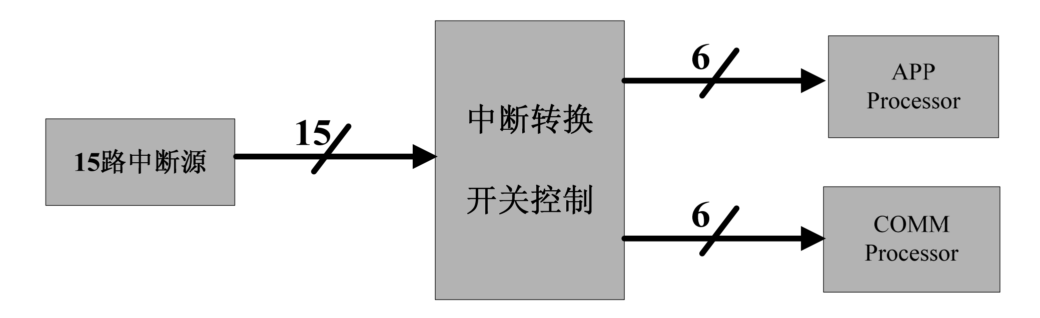


图 二 中断转换盒模块(INTERRUPT SWITCH BOX)

RISE3301 共有 15 个可选逻辑硬件配置中断源，这些中断源经过内部中断转换开关控制模块分别为 APP 与 COMM 配置为各 6 路中断输入端；而用户只需要关注 APP 侧的 6 路中断，该 6 路中断由中断转换开关控制模块的中断寄存器（APP_IN_0&1_SEL、APP_IN_2&3_SEL、APP_IN_4&5_SEL）分别配置为对应于 FR8052 核的 6 路中断使能控制位；FR8052 核的 6 路中断使能控制位所在的控制寄存器分别为 IE（0xa8）、EIE（0xe8）。中断转换开关控制模块的中断配置寄存器分为两类—individual interrupt 和 combined interrupt，这两类寄存器均可由用户配置。

2.2 中断源定义

RISE3301 的内部 15 个中断源定义如下表所示：

表格 1 15 路中断源定义

IN_x_SEL Value	中断源	功能
0x0	Off-chip Interrupt-0	RISE3301 外部中断；
0x1	Off-chip Interrupt-1	
0x2	Off-chip Interrupt-2	
0x3	Off-chip Interrupt-3	
0x4	Off-chip Interrupt-4	
0x5	Off-chip Interrupt-5	
0x6	i2c_int_n	I2C 模块中断硬件逻辑；
0x7	rtc_int_n	RTC 模块中断硬件逻辑；
0x8	spi_int_n	SPI 模块中断硬件逻辑；
0x9	Phy_sys_int0	底层系统中断 0；（用户不可设置）
0xa	Phy_sys_int1	底层系统中断 1；（用户不可设置）

0xb	Phy_sys_int2	底层系统中断 2；（用户不可设置）
0xc	Phy_sys_int3	底层系统中断 3；（用户不可设置）
0xd	Phy_sys_int4	底层系统中断 4；（用户不可设置）
0xe	Phy_sys_int5	底层系统中断 5；（用户不可设置）
0xf	combined_int_n	选择 combined interrup 中断配置。

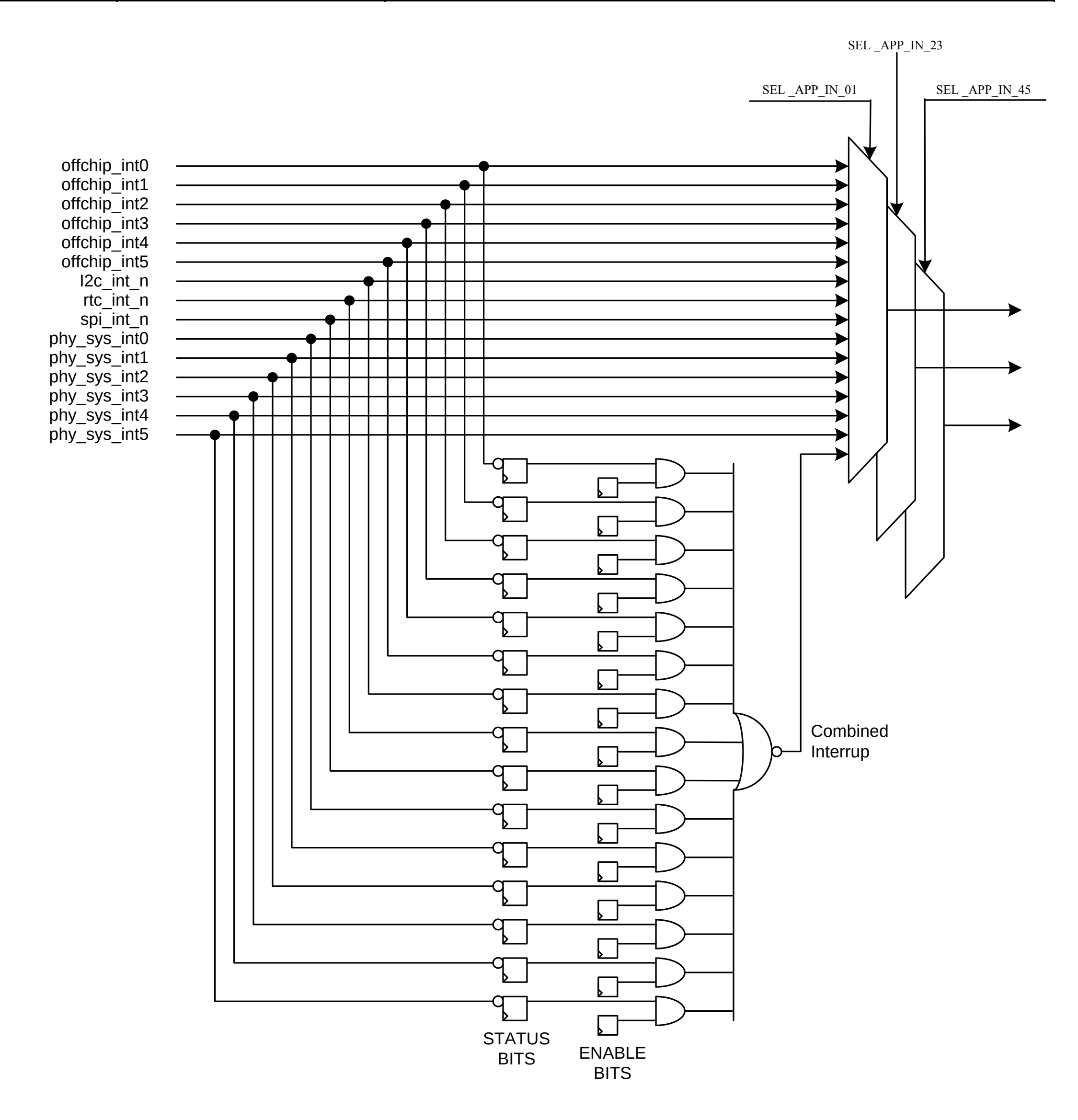


图 三 15 路中断源被中断转换开关控制模块配置为 6 路 FR8052 核中断逻辑关系

2.3 中断寄存器定义

中断转换盒模块的中断寄存器分为 individual interrupt 和 combined interrupt 两类，以下为具体定义。

表格 2 中断寄存器定义

寄存器地址	寄存器名称	寄存器符号	类型	reset
0x008000	App Processor 0&1 Input Select	SEL _APP_IN_01	R/W	0x00
0x008001	App Processor 2&3 Input Select	SEL _APP_IN_23	R/W	0x00
0x008002	App Processor 4&5 Input Select	SEL _APP_IN_45	R/W	0x00
0x008006	Interrupt State Register_1	INT_STATUS_1	R/C	0x00
0x008007	Interrupt State Register_2	INT_STATUS_2	R/C	0x00
0x008008	Combined Source Enable Register_1	COMB_SRC_ENABLE_1	R/W	0x00
0x008009	Combined Source Enable Register_2	COMB_SRC_ENABLE_2	R/W	0x00

注解：R/W---可读/写；R/C---可读/软件清零，软件清零方式为对该寄存器写任意数即实现清零的效果。

2.3.1 individual interrupt 寄存器定义

individual interrupt 寄存器的三个对应的地址分别为 8000H、8001H、8002H，对应可配置为 6 个中断，每 4 位(0x0~0xf)配置 15 个中断源的其中一个，具体中断源定义见表格 1；其中寄存器 8002H 的低 4 位用户不可以设置（该中断已经被 API 函数占用用做底层通讯 mailbox 中断),所以对用户来说真正可配置的只有 5 个中断。而底层系统中断源 Phy_sys_int0~Phy_sys_int5 已被底层配置，APP 不可配置，所以用户真正可配置的只有 9 个中断源。

表格 3 INDEPENDENT INTERRUPT 寄存器

independent interrupt 寄存器		功能描述
SEL _APP_IN_01	Bit0~Bit3（IN_0_SEL）	Bit0~Bit3 位定义的中断源为 FR8052 核物理中断 INT0，中断使能控制位为 EX0； Bit0~Bit3 位定义选择参照表格 1 中断源；（即 0x0~0x8、0xf;
	Bit4~Bit7（IN_1_SEL）	Bit4~Bit7 位定义的中断源为 FR8052 核物理中断 INT1，中断使能控制位为 EX1； Bit4~Bit7 位定义选择参照表格 1 中断源；（即 0x0~0x8、0xf;
SEL _APP_IN_23	Bit0~Bit3（IN_2_SEL）	Bit0~Bit3 位定义的中断源为 FR8052 核物理中断 INT2，中断使能控制位为 EINT2； Bit0~Bit3 位定义选择参照表格 1 中断源；（即

		0x0~0x8、0xf；
	Bit4~Bit7（IN_3_SEL）	Bit4~Bit7 位定义的中断源为 FR8052 核物理中断 INT3，中断使能控制位为 EINT3； Bit4~Bit7 位定义选择参照表格 1 中断源；（即 0x0~0x8、0xf；
SEL _APP_IN_45	Bit0~Bit3（IN_4_SEL）	Bit0~Bit3 位定义的中断源为 FR8052 核物理中断 INT4，中断使能控制位为 EINT4； 用户不可设； （该中断已经被 API 函数占用用做底层通讯 mailbox 中断用）
	Bit4~Bit7（IN_5_SEL）	Bit4~Bit7 位定义的中断源为 FR8052 核物理中断 INT5，中断使能控制位为 EINT5； Bit4~Bit7 位定义选择参照表格 1 中断源；（即 0x0~0x8、0xf；

2.3.2 combined interrupt 寄存器

combined interrupt 寄存器两个对应的地址分别为 8008H、8009H，具体位定义中断源见下列表格。combined interrupt 为多个中断源共同占用 FR8052 核 6 个物理中断中的一个，具体占用情况见 individual interrupt 三个寄存器中哪个 4 位被定义为 0xf.。硬件逻辑配置关系可参考图（1）。使用了组合中断设置后，用户可通过下列中断状态寄存器（INT_STATUS_1、INT_STATUS_2）查询具体是哪个中断源产生的中断。

表格 4 COMBINED INTERRUPT 寄存器

combined interrupt 寄存器			功能描述
COMB_SRC_ENABLE_1	Bit0	Off-chip Interrupt-0	硬件中断逻辑选择控制。对应中断源参照表格 1。
	Bit1	Off-chip Interrupt-1	
	Bit2	Off-chip Interrupt-2	
	Bit3	Off-chip Interrupt-3	
	Bit4	Off-chip Interrupt-4	
	Bit5	Off-chip Interrupt-5	

	Bit6	i2c_int_n	
	Bit7	rtc_int_n	
COMB_SRC_ENABLE_2	Bit0	spi_int_n	硬件中断逻辑选择控制。对应中断源参照表格 1。
	Bit1	Phy_sys_int0	
	Bit2	Phy_sys_int1	
	Bit3	Phy_sys_int2	
	Bit4	Phy_sys_int3	
	Bit5	Phy_sys_int4	
	Bit6	Phy_sys_int5	
	Bit7	COMB_INT_EN	Combined 中断硬件逻辑控制总开关

2.3.3 中断状态寄存器

表格 5 中断状态寄存器

中断状态寄存器			功能描述
INT_STATUS_1	Bit0	Off-chip Interrupt-0	中断状态标志位。 位定义参照表格 1。
	Bit1	Off-chip Interrupt-1	
	Bit2	Off-chip Interrupt-2	
	Bit3	Off-chip Interrupt-3	
	Bit4	Off-chip Interrupt-4	
	Bit5	Off-chip Interrupt-5	
	Bit6	i2c_int_n	
	Bit7	rtc_int_n	
INT_STATUS_2	Bit0	spi_int_n	中断状态标志位。 位定义参照表格 1。
	Bit1	Phy_sys_int0	
	Bit2	Phy_sys_int1	
	Bit3	Phy_sys_int2	
	Bit4	Phy_sys_int3	

	Bit5	Phy_sys_int4	
	Bit6	Phy_sys_int5	
	Bit7		可选

注：通过对该寄存器进行写任意数据操作即可对该寄存器清零。

2.4 FR8052 核中断控制寄存器描述

IE (0xA8)

7	**6**	**5**	**4**	**3**	**2**	**1**	**0**	Reset
EA	-	ET2	ES0	ET1	EX1	ET0	EX0	0x00

EA ---- 全局中断开关
EX0 ---- FR8052核物理中断INT0使能位
ET0 ---- Timer 0 中断使能位
EX1 ---- FR8052核物理中断INT1使能位
ET1 ---- Timer 1 中断使能位
ES0 ---- UART0 口中断使能位
ET2 ---- Timer 2 中断使能位

EIE (0xE8)

7	**6**	**5**	**4**	**3**	**2**	**1**	**0**	Reset
-	-	-	EWDI	EINT5	EINT4	EINT3	EINT2	0x00

EINT2 ---- FR8052核物理中断INT2使能位
EINT3 ---- FR8052核物理中断INT3使能位
EINT4 ---- FR8052核物理中断INT4使能位
EINT5 ---- FR8052核物理中断INT5使能位
EWDI ---- WATCHDOG中断使能位

TCON (0x88)

7	**6**	**5**	**4**	**3**	**2**	**1**	**0**	Reset
TF1	TR1	TF0	TR0	IE1	IT1	IE0	IT0	0x00

IT0 ---- INT0有效中断电平；
0---“0”电平 1---下降沿
IE0 ---- INT0中断状态标志位；进入中断服务程序后硬件自动清零；
IT1 ---- INT1有效中断电平；
0---“0”电平 1---下降沿
IE1 ---- INT1中断状态标志位；进入中断服务程序后硬件自动清零；
TR0---- Timer 0 启动控制位；
1：启动Timer 0计数； 0：关闭；
TF0---- Timer 0 中断标志位；进入中断服务程序后硬件自动清零；
TR1---- Timer 1 启动控制位；
1：启动Timer 1计数； 0：关闭；
TF1---- Timer 1 中断标志位；进入中断服务程序后硬件自动清零；

EIF(0x91)

7	6	5	4	3	2	1	0	Reset
--	--	--	--	INT5F	INT4F	INT3F	INT2F	0x00

INT2F---- INT2 中断状态标志位；软件清零；
INT3F---- INT3 中断状态标志位；软件清零；
INT4F---- INT4 中断状态标志位；软件清零；
INT5F---- INT5 中断状态标志位；软件清零；
INT2~INT5 均为下降沿中断。

WDCON(0xD8)

7	6	5	4	3	2	1	0	Reset
--	--	--	--	WDIF	WTRF	EWT	RWT	0x00

WDIF----看门狗中断状态标志位。看门狗中断状态标志位在看门狗中断 EIE.4 使能位与看门狗使能位 EWT 都使能的前提下起作用。该标志位置“1”表示看门狗中断发生。该标志位必须由软件清零。
WTRF----看门狗复位状态标志位。在看门狗使能位 EWT 使能的前提下，一旦看门狗定时器溢出，硬件将对该位置“1”。置 1 后可用软件进行清 0；也可通过硬件复位清 0。
EWT ----看门狗使能位。该使能位置“1”激活看门狗功能。
RWT ----看门狗重启位。对看门狗重启位置“1” 复位看门狗定时器，实现软件喂狗目的。

注意：对上述 WDIF、EWT、RWT 位的写操作必须在进行时控访问后才可以进行,即必须先向寄存器 TA 写入#AAH 后，再写入#55H，写入完毕后时控窗口开放 3 个机器周期，在 3 个机器周期后时控窗口自动关闭。

看门狗定时器周期控制寄存器：

CKCON(0x8E)

7	6	5	4	3	2	1	0	Reset
WD1	WD0	--	--	--	MD2	MD1	MD0	0x00

WD1、WD0 为看门狗定时器的定时周期定义：

WD[1：0]	Watchdog 间隙	时钟数	TIME@10MHZ（8 倍频的工作频率下）
00	217	131072	13.11ms
01	220	1048576	104.86ms
10	223	8388608	838.86ms
11	226	67108864	6.7s

关于RISE3301 内部WDT的使用注意事项：

1、 在使用 RISE3301 内部 WDT 时不允许关掉 WDT 中断，即 EIE 寄存器 EWDI 位； IE 寄存器的 EA 位要长期使能。
2、 关于看门狗的详细描述可参考 FR8052；有关 APP 的 WDT 的具体使用可参考 API 接口函数关于 WDT 的应用定义说明。
3、 用户在使用 KEIL 自带的头文件 DP8051XP.H 时，内部 128 字节的 SFR 寄存器在此文件中的定义可能有错，用户在应用中需要做出如下更改：

寄存器	正确地址	库文件地址（DP8051XP.H）
STATUS	0xC5	0xE9
EWDI	0xE8.4	0xE8.5
PWDI	0xF8.4	0xF8.5

2.5 中断优先级

CPU 暂停现行程序而转去响应中断请求的过程称为中断响应；为了能及时响应并处理发生的所有中断，系统根据引起中断事件的重要性和紧迫程序，将中断源分为若干个级别，称作中断优先级。RISE3301 的内部中断优先级由一个控制寄存器来完成，下面是有关这个

中断优先级控制寄存器的描述。

IP(0xB8)

7	6	5	4	3	2	1	0	Reset
--	--	PT2	PS0	PT1	PX1	PT0	PX0	0x00

PX0 ---- 外部中断 INT0 的中断优先控制；
PT0 ---- 定时器 0 中断优先控制；
PX1 ---- 外部中断 INT1 中断优先控制；
PT1 ---- 定时器 1 中断优先控制；
PS0 ---- 串行口中断优先控制；
PT2 ---- 定时器 2 中断优先控制；
注：上述标志位置“1”为高级中断。

EIP(0xF8)

7	6	5	4	3	2	1	0	Reset
--	--	--	PWDI	PINT5	PINT4	PINT3	PINT2	0x00

PINT2 ---- INT2 中断优先级控制；
PINT3 ---- INT3 中断优先级控制；
PINT4 ---- INT4 中断优先级控制；
PINT5 ---- INT5 中断优先级控制；
PWDI ---- WATCHDOG 中断优先级控制；
注：上述标志位置“1”为高级中断。

2.6 中断入口地址定义

中断入口地址的定义如下表所示：

表格 6 中断入口地址定义

Interrupt Flag	Function	Active Level / Edge	Flag Reset	Vector	Natural Priority
IE0	Device pin INT0	Low / Falling	Hardware	0x03	1
TF0	Internal, Timer 0	-	Hardware	0x0B	2
IE1	Device pin INT1	Low / Falling	Hardware	0x13	3
TF1	Internal, Timer 1	-	Hardware	0x1B	4
TI0&RI0	Internal, UART0	-	Software	0x23	5
TF2	Internal, Timer 2	-	Software	0x2B	6
INT2F	Device pin INT2	Falling	Software	0x43	7
INT3F	Device pin INT3	Falling	Software	0x4B	8
INT4F	Device pin INT4	Falling	Software	0x53	9
INT5F	Device pin INT5	Falling	Software	0x5B	10
WDIF	Internal, WATCHDOG	-	Software	0x63	11

2.7 中断实例

本节为您介绍一则中断配置实例。

功能说明：初始化外部中断，打开外部中断 offchip-0 和 offchip-1， 分别连到 FR8052 核物理中断 INT0、INT1。

中断寄存器地址定义

#define SEL _APP_IN_01 0x8000

```
#define SEL _APP_IN_23 0x8001
#define SEL _APP_IN_45 0x8002
#define COMB_SRC_ENABLE_1 0x8008
#define COMB_SRC_ENABLE_2 0x8009

//初始化 INT，开中断 INT0，INT1；
void init_int()
{
        XBYTE[SEL _APP_IN_01] = 0x10;
        XBYTE[SEL _APP_IN_23] = 0xff;
        XBYTE[SEL _APP_IN_45] |= 0xf0;          //该寄存器的低 4 位底层使用，用户不可设置
        XBYTE[COMB_SRC_ENABLE_1] = 0x00;
        XBYTE[COMB_SRC_ENABLE_2] = 0x00;
//INT0，1 可设置为电平或沿中断，用户可自行设置；
        EX0 = 1;
        EX1 = 1;
        EA = 1;
//中断中只需判断标志位即可； IE0，IE1---进入中断后硬件自动清 0。

}
```

三、 RISE3301 内部 RTC 介绍

RTC即实时时钟（Real Time Clock）。它可提供独立的秒、分钟、小时以及天数计数器功能。每一个计数器在其特定的时间期限内触发一次。例如，秒计数器每一秒钟触发一次，分钟计数器每一分钟触发一次，以此类推。在RTC的帮助下，软件本身并不需要计算分钟、小时和天数信息，它只需读取计数器所取得的值并计算出当前时间。RTC还可以秒、分钟、小时为单位提供可编程的自动报警功能。当秒时基自动报警功能被启动后，RTC将每秒钟自动触发一次中断。同理，当启动分钟、小时时基自动报警功能后，RTC也将在相应的时间触发中断。

RISE3301 内部设计有 RTC 模块，由 RTC 实时计时模块和事件触发 RTC 计时模块组成，可达到停电检测，记录外部事件等多项功能。

3.1 RTC 的 POWER_GOOD、TMPR_SW_CLOSED 引脚功能介绍

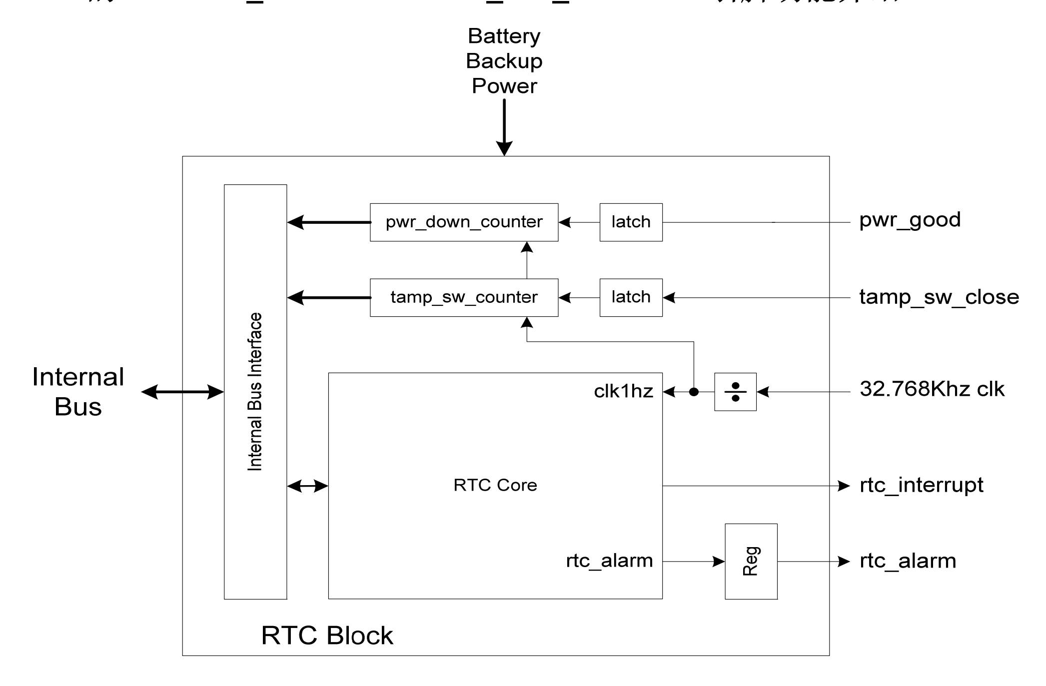


图 四 内部 RTC 结构图

Battery Backup Power(2V5_BK)为不间断电源，Battery Backup Power(2V5_BK)必须供电才能使 RISE3301 正常工作，同时它也是 RTC 模块的工作电源。RTC 模块由两部分组成，一个为 RTC 实时计时模块；另一个为事件触发 RTC 计时模块，该计时模块分别由 pwr_down_counter 和 temp_sw_counter 两部分构成；当外部引脚 pwr_good(power_good)和 tamp_sw_close 电平发生变化时则启动 pwr_down_counter 和 temp_sw_counter 计数器计时。使用 pwr_domn_counter 的前提是：必须在主电源掉电后，由电池为 Battery Backup Power(2V5_BK)提供后备电源； temp_sw_counter 计时模块在上电或停电情况下都可以使用，如在停电情况下使用则必须由电池为 Battery Backup Power(2V5_BK)提供后备电源。pwr_down_counter 和 temp_sw_counter 两个计时模块的详细说明见下表。

表格 7 引脚 PWR_GOOD 和 TAMP_SW_CLOSE 功能描述

<table>
<tr><th>Pin#</th><th>名称</th><th>触发电平</th><th>功能</th></tr>
<tr><td>14</td><td>POWER_GOOD</td><td rowspan="2">高-低电平定义
V_H：≥1.7V
（2.5×0.7V）

V_L：≤0.8V
（2.5×0.3V）</td><td>停电检测引脚；
当主电源掉电，该引脚产生电平变化（由高到低）启动 pwr_down_counter 计时功能；pwr_down_counter 寄存器累计单次停电时间，最长累计时间为 194 天（共三字节 0xffffff）；计时时基为秒。</td></tr>
<tr><td>20</td><td>TMPR_SW_CLOSED</td><td>记录外部事件引脚；
Tamper switch 模块检测到该引脚电平变化（由高到低）后则启动 Tamper switch Counter 记时功能，计时时基为秒；
当电平发生变化：(active Low)
启动 tamp_sw_counter 计时功能，tamp_sw_counter 寄存器累计外部事件发生到结束的总累计时间，最长累计时间为 136 年（共四字节 0xffffffff）。它可通过该引脚电平变化来判断外部事件的发生。</td></tr>
<tr><td colspan="4">1、若要在停电状态下启用上述两个功能，则必须由电池为 2V5_BK 管脚提供后备电源；
2、 上电后软件读取该寄存器的累计值；
3、上述两类寄存器的清零方式为：在上述端口得电后，通过对寄存器 PWR_COUNTER_CLR(0x6048)与 SW_COUNTER_CLR(0x6049) 写任意数据操作；
4、Battery Backup Power(2V5_BK) 如发生掉电，则 RTC 的所有寄存器都将被复位；</td></tr>
</table>

RISE3301 的上述两个功能引脚的具体电路接法以及时钟、电源电路如图所示：

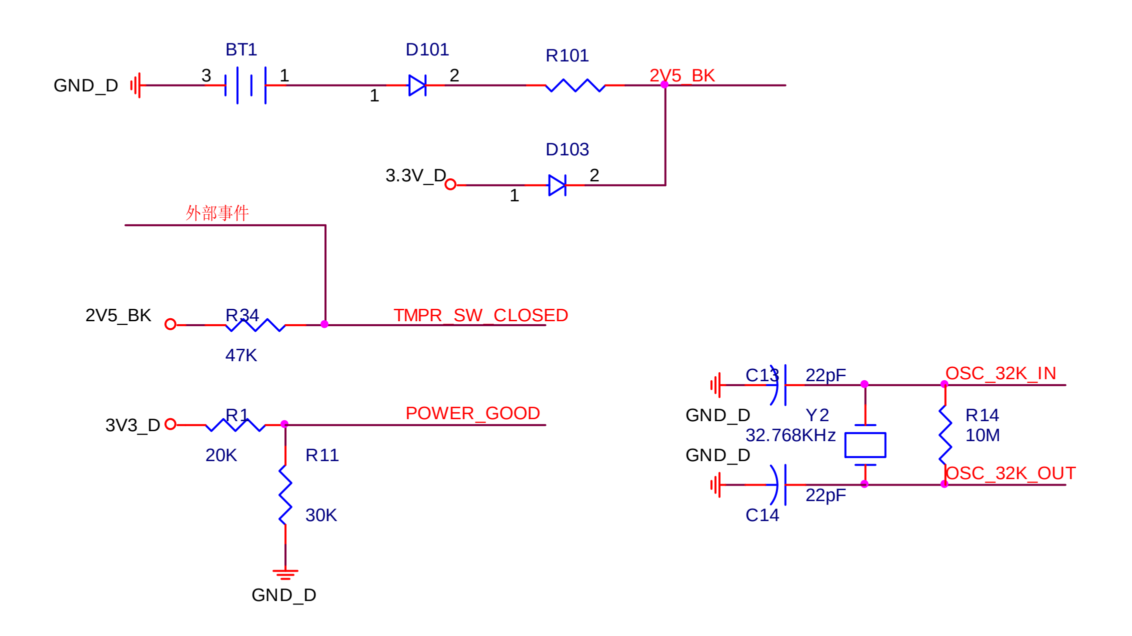


图 五 RTC 的电源以及功能引脚电路图

注意：上述两个功能引脚在不用情况下的接法有所不同

1、POWER_GOOD 上拉到 2.5V；

2、TMPR_SW_CLOSED 上拉电阻到 2.5V_BK；

3.2 RTC 使用注意事项

GPIO_13(RTC_32khz)信号输出用于校准时钟。通过检测 32.768Khz 的信号来调整晶振端的电容，达到更精确的实时计时。

注意：1、内部 RTC 没有带温度补偿功能；

2、RTC 的计数准确度随外挂的晶振精度而变化，10PPM 的时钟晶振在室温下所能达到的 RTC 准确度为±2 秒/天；

3、在不使用 RTC 的情况下，时钟晶振引脚可悬空；

4、RTC 时钟功耗分别为 20uA/2.5V_BK；10 uA/2.3V_BK；

5、RTC 功能寄存器必须要有外挂晶振才可进行操作。

6、在不用的情况下，RTC 的 2V5_BK 引脚仍需接到 2.5V_D 电源上。

四、 应用参考电路

RISE3301 芯片载波模块信号收发控制、相别控制以及过零检测控制均由 RISE3301 的 COMM 底层来完成。

4.1 电源配置

整个设计中所需要的电源有 3.3V 和 TX_16V 两种；其中芯片内核的 2.5V 工作电压由 RISE3301 芯片自身提供。3.3V_TX、3.3V_RX、3.3V_D 三路 3.3V 电源可合并，具体参看下面电路图；其中电力载波发送电源 TX_16V 来自变压器线圈 16VAC（空载情况下）；具体 TX_16V 取电参考电路如下，变压器参数请见附件。

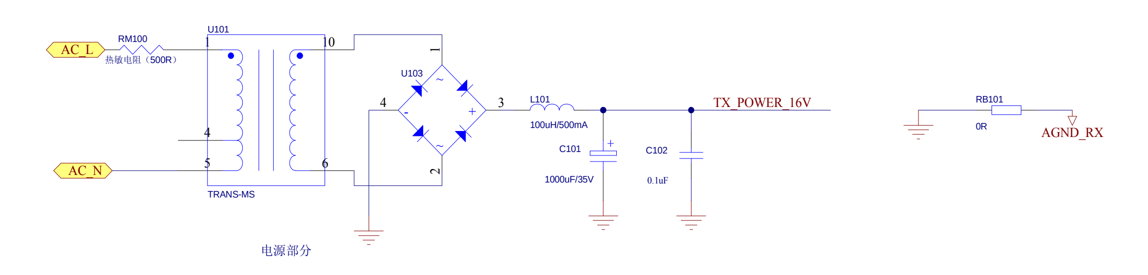


图 六 RISE3301 载波模块线性电源参考方案

考虑到实际应用中的功耗问题，瑞斯康微电子公司特提供了两种电源方案，两种电源方案采用不同的 DC-DC 转换芯片，用户可根据自身需求考虑使用哪种方案，如果从降低功耗角度，则选用 LM2671-3.3；如果从价格成本角度则可采用 MC33063AVD。具体参考电路图如下：

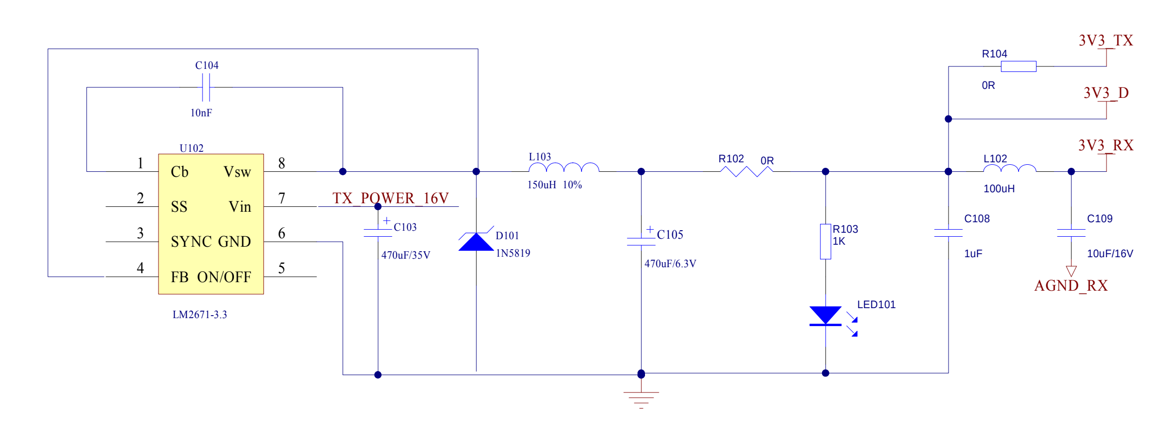


图 七 RISE3301 载波模块电源参考方案---LM2671-3.3V DC--DC 转换方案

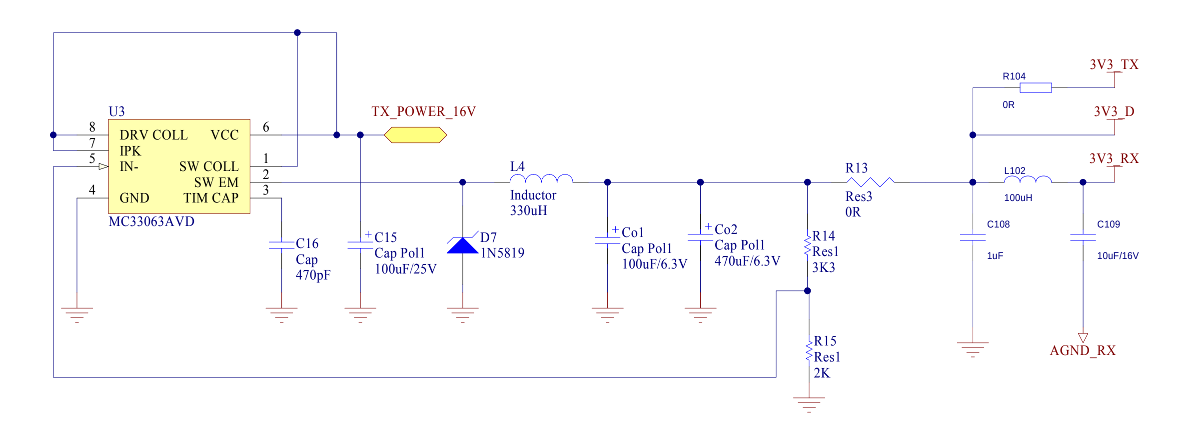


图 八 RISE3301 载波模块电源参考方案--- MC33063AVD DC--DC 转换方案

除了线性电源参考方案以外，用户还可以选择下列开关电源参考方案。开关电源的优点是可以进一步减低整机的功耗及增加载波模块的带载能力。而缺点则是电噪声相对线性电源有所增加，以及有成本增加的可能。下图所示的开关电源参考方案已经过验证，其产生的开关电噪声对载波的信号及通讯能力没有影响。具体采用线性电源方案还是开关电源方案可视客户需求而定。

参考开关电源参数指标：

参数	电压范围
输入电压	150V~264V
频率（正弦波）	47~63 Hz
带载能力	5V 处输出：150mA 16V 处输出：300 mA

开关电源 THX202H +16V 0.3A +5V 0.15A 参考原理图

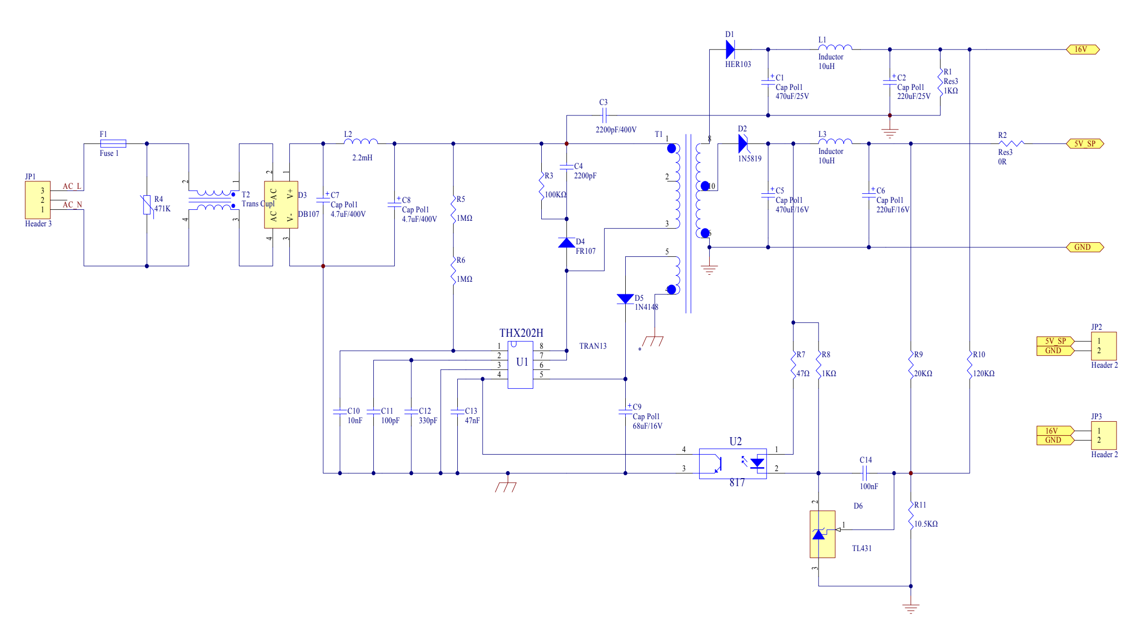


图 九 RISE3301 载波部分开关电源参考方案

4.2 RISE3301 主芯片及外围接口电路

RISE3301 内部集成载波固件（DAC、ADC、PGC 等）。模拟部分的外围引脚接口参考电路如图十所示：其中 DAC 的参考上（DAC_XVRT）、下（DAC_XVRB）电平分别为 2.5V 、0.5V； ADC_VIN 和 ADC_VIP 分别为芯片内部 PGC（可编程增益控制模块）输出至 ADC 信号输入端，仅供检测用，外接参考滤波电路接法如下：

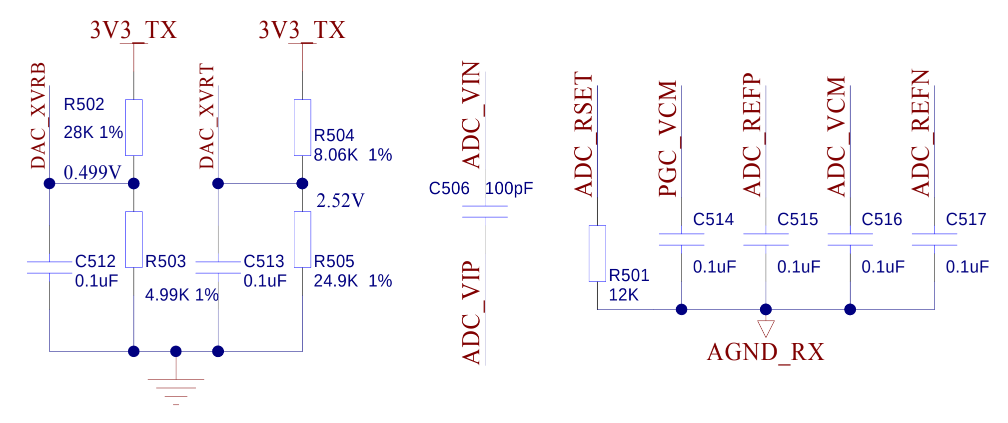


图 十 RISE3301 芯片载波部分外围接口参考电路

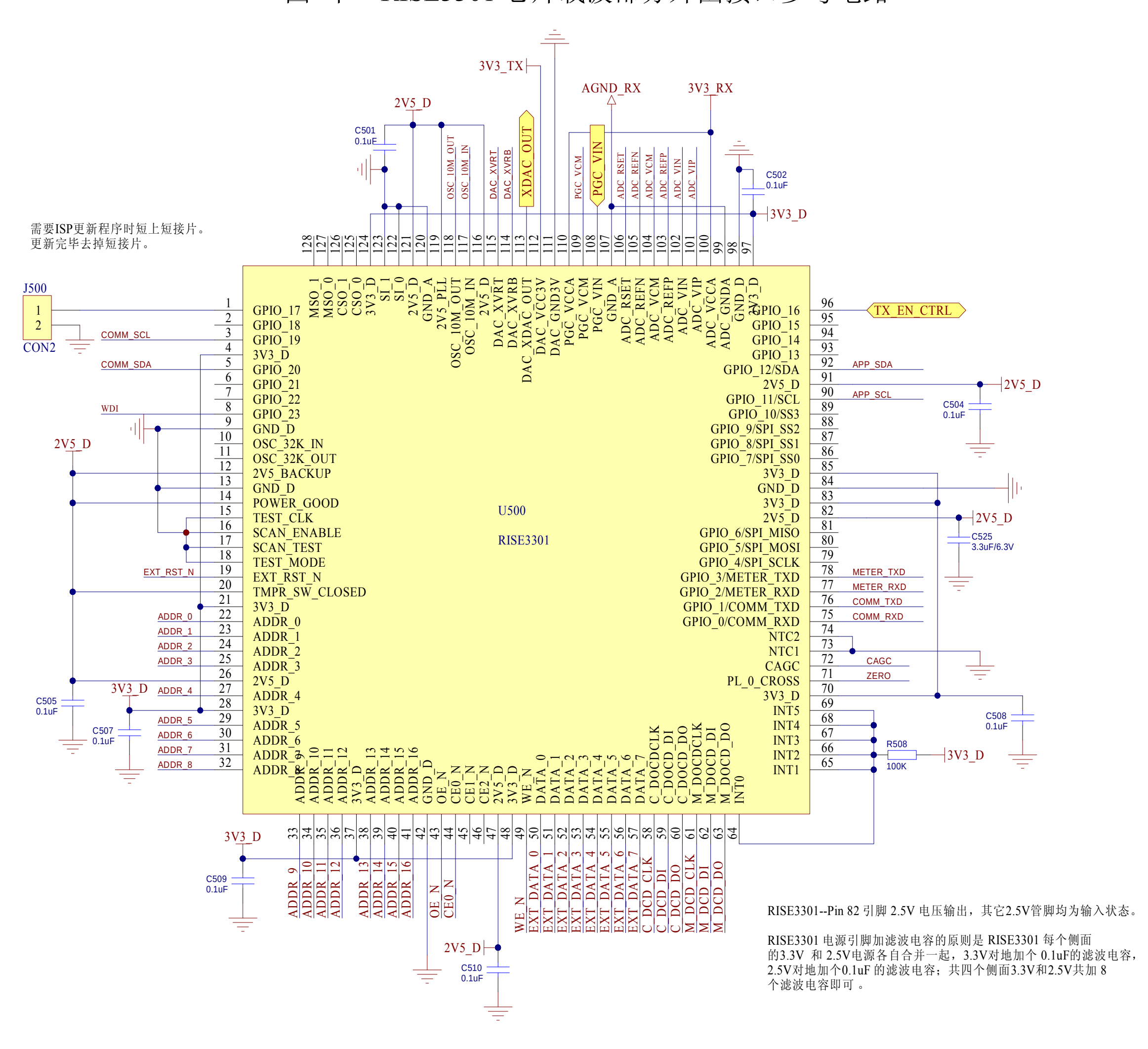


图 十一 RISE3301 芯片引脚连接示意图

4.3 载波收发电路

在载波发送电路中，载波模块工作电平为 TX_16V，载波发送信号控制寄存器由 COMM 配置，DAC_XDAC_OUT 芯片引脚输出电平约为 1.34Vpp，经后续放大电路后，TX_OUT 输出电平在空载的情况下有 15Vpp 输出；增加负载至 12Ω 时，输出电平达到 12Vpp 左右；实际输出信号大小根据负载的不同而有所差异。载波信号经过放大电路后通过耦合电路直接被发送到电力线上。下图中网络标号 TX_EN_CTRL、DAC_XDAC_OUT 为 RISE3301 引脚，该引脚由 COMM 微处理器控制。

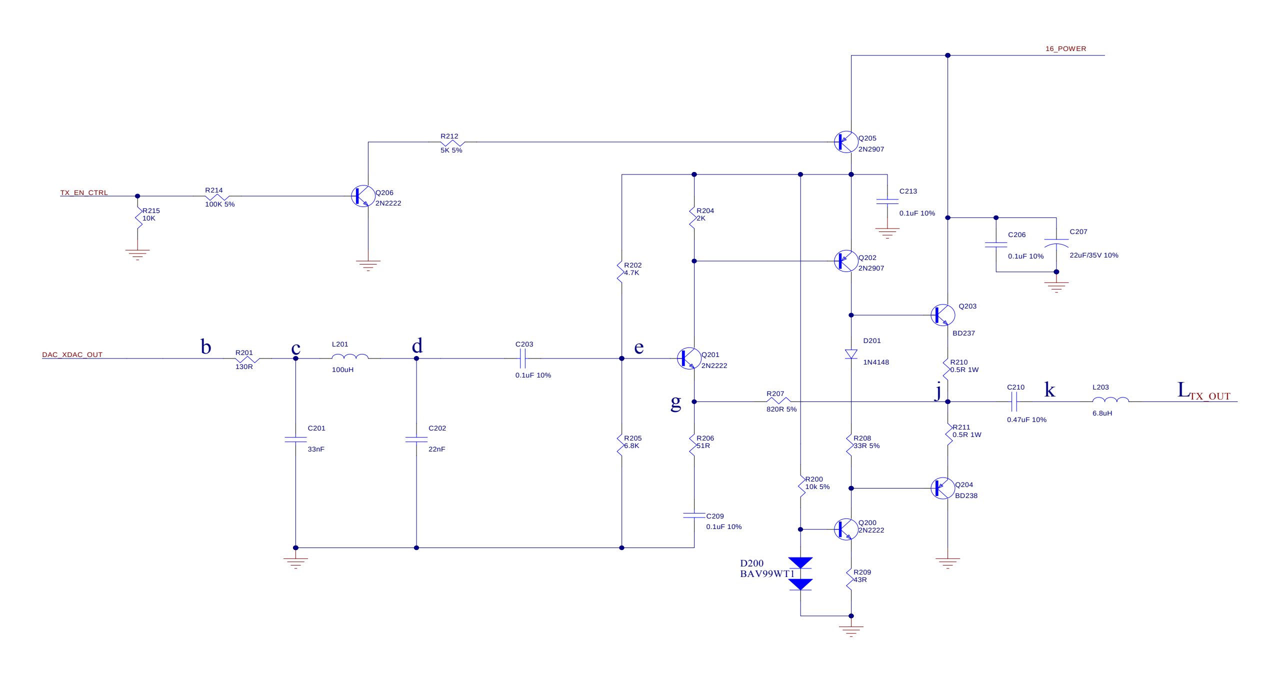


图 十二 载波发送电路

在载波接收电路中，载波信号从 TX_OUT 进入，通过三阶带通（BPF）滤波器和衰减控制电路进入 RISE3301—PGC_VIN 接口引脚。

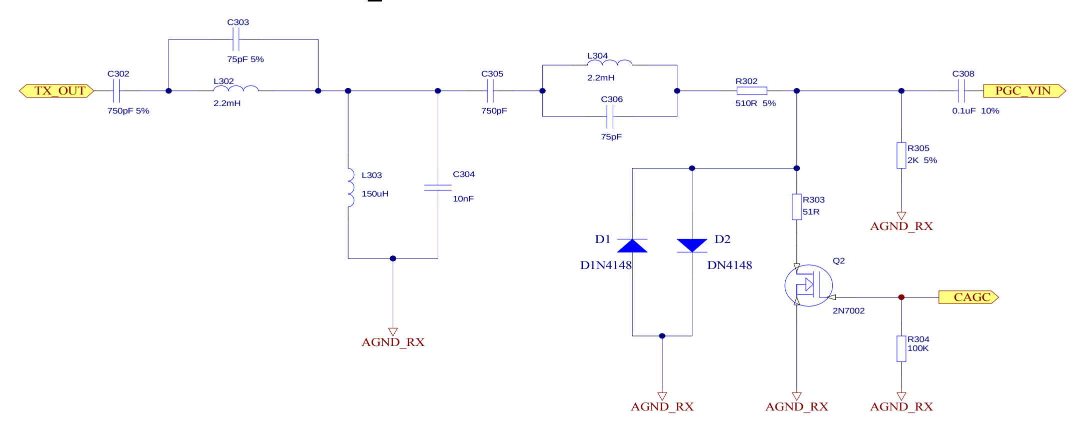


图 十三 载波接收电路

载波发送、接收参考电路都经过实际验证取得比较好的通讯效果。载波通讯部分引脚信号由 RISE3301 内部集成载波模块调制、解调，由底层硬件、软件完成解析处理，不需要用户对其做任何的操作。

4.4 载波信号耦合电路

交流电的输入端并有一压敏电阻（14D681K），用于保护后面的电路。在 L 线串有一个 0.22μF/275V 聚酯电容，用来隔离 50Hz 交流电和通过有用的高频载波信号。并有一个 1：1 耦合线圈以传输有用的载波信号，同时起到隔离高压作用，让大部分高压降在聚酯电容上，使后面的电路不带高压以保护人身安全。TVS-8.5V（瞬变二极管）防止快速冲击，保护后端电路。（具体可参见图十四）

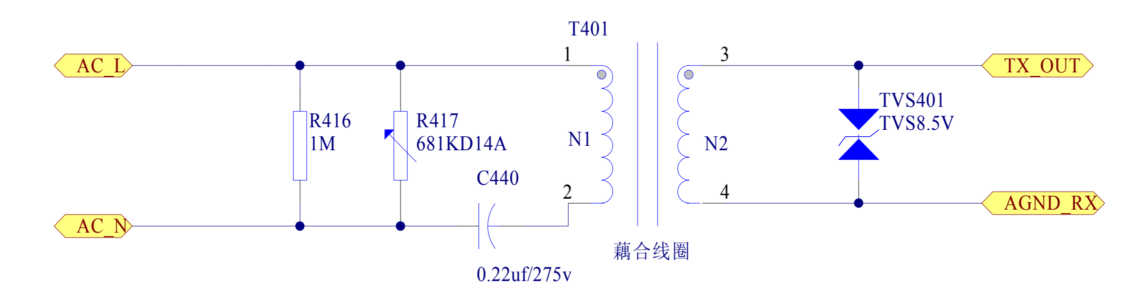
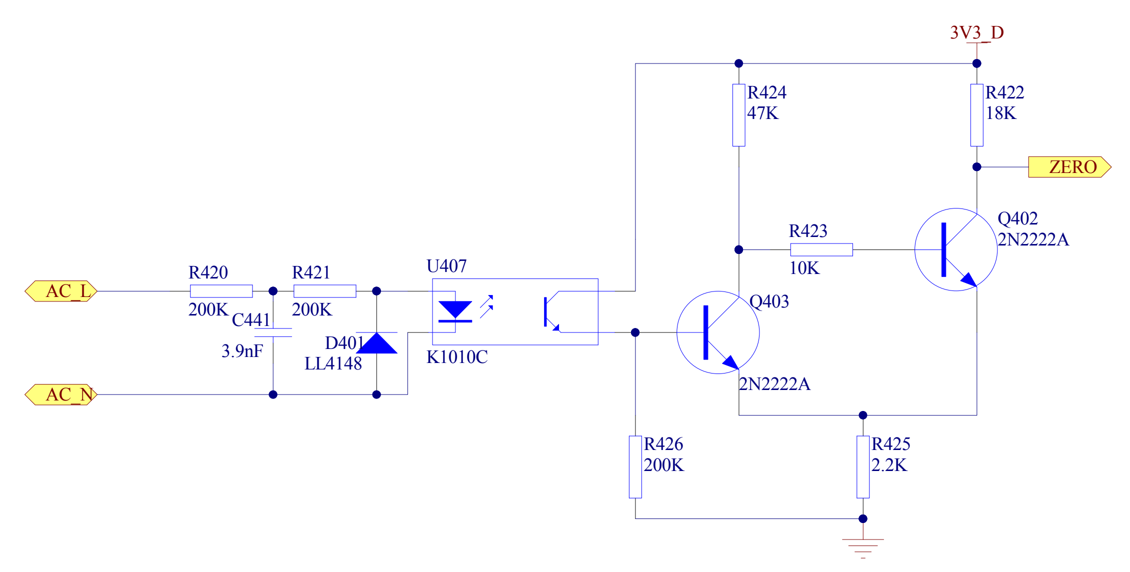


图 十四 带耦合线圈的耦合电路图

4.5 过零检测电路



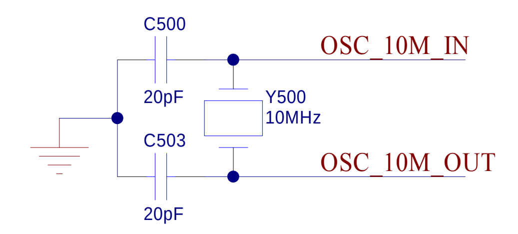
从功率考虑建议 上面两个电阻（R420、R421）采用 0805封装；C441（3.9nf）采用1206 或插件封装。

图 十五 隔离型过零检测电路

上述过零检测电路都是正过零导通，50Hz/220V 交流信号经过过零检测电路的正过零延时为 0.9ms，60Hz/110V 交流信号经过过零检测电路的正过零延时为 0.75ms。如该电路的硬件参数发生变动，则需测试过零点检测延时时间，测试延时时间不得超过 1.3ms。

过零检测端口 ZERO 连到 RISE3301 引脚 ZERO_cross，过零检测电路用于判断相位。

4.6 主晶振电路



外挂晶振为 10MHz，PLL 锁相环默认分频为 8 倍频，微处理器工作的最高频率为 80MHz，具体系统工作的频率由 COMM 底层软件配置，当前 RISE3301 系统的工作频率是 40 MHz。

五、 硬件资源分配及设计

本章主要描述 RISE3301 芯片作为载波终端在集中器上使用时，COMM 底层资源的占用情况。

5.1 COMM硬件资源分配

COMM 硬件资源的占用情况请见下表。

表格 8 COMM 硬件资源的占用

硬件资源	载波表的载波通讯模块	集中器的载波通讯模块
GPIO 口	GPIO_0、GPIO_1、GPIO-16~GPIO-23	
FLASH	低 64KByte	
内部 10KSRAM	占用低 8KByte，高 2KByte 预留客户使用	占用低 2KByte，高 8KByte 预留客户使用
外挂 128KSRAM（用于在线调试）	用于调试（可选，9.1 章节中有详细介绍）	
外挂 SRAM（作为系统的数据存储器）	------	底层协议栈和路由开销占用低 64KByte
外挂 EEPROM	24LC024/24LC04B	两片 24LC256

当前使用的 IC 型号：

表格 9 RISE3301 载波系统中使用的 IC 型号

硬件集成块	集中器	载波终端
FLASH	AT49BV001；SST 29LE010；AT29C010；SST39VF010 推荐使用 SST39VF010	
SRAM	IS62LV1024LL	
EEPROM	Microchip—24LC256	24LC024/24LC04B

5.2 客户设计硬件资源使用说明

1》 GPIO口：

- GPIO_0, GPIO_1 及GPIO口 16~23 为COMM底层专用，用户不可对其做任何操作（包括GPIO口的初始化）；
- GPIO口的方向寄存器只能以字节操作；GPIO口的数据寄存器可以字节或位操作。如果进行字节操作，在对GPIO口线进行修改操作前必须关掉中断，GPIO口操作完成后打开中断。原因：对某GPIO口进行位的写操作的通常做法是先读出当前寄存器的状态字DATA_TEMP1，而后仅改变字节中的某一位，再将整个字节写入GPIO数据寄存器。如果在读完状态字DATA_TEMP1 后有中断发生且该中断又对该GPIO口寄存器进行了写操作，从而使GPIO口寄存器的状态更新为DATA_TEMP2，则中断结束后该GPIO口的寄存器状态则变为DATA_TEMP2，这与原来的GPIO口的寄存器状态DATA_TEMP1 不相符。
- GPIO口的状态值为口线状态值，不是寄存器状态值。

2》 中断使用

- 具体使用详见用户手册中断章节的配置；
- RISE3301 的FR8052 核物理中断的INT0 和INT1 中断可设置为下降沿或低电平中断，INT2、INT3、INT4、INT5 为下降沿中断；
- RISE3301 的外部中断offchip0~offchip5 中断口的口线状态不可读；

3》 watchdog 使用

- Watchdog 是 RISE3301 内部两个 FR8052 核自带的，具体喂狗说明可参考 FR8052 内核 SFR 寄存器说明；
- APP 端的看门狗具体初始化程序以及喂狗程序在 API 函数中都有定义，客户可通过直接调用 API 接口函数应用内部看门狗；

4》 客户可使用的内部定时器

- 每个FR8052 核各带 3 个定时器；
- APP端的T0 定时器已经被API函数占用，开发APP应用程序只能做为 1MS定时中断用，具体应用可查看API接口函数的详细说明；

5》 关于复用口的功能定义

- GPIO口有复用功能，复用功能由COMM--P3 口定义实现，具体定义参看数据手册的GPIO口章节；
- 由于两个FR8052 核各带 256Byte的SFR功能寄存器，两个内核各带一个P3 寄存器；实现GPIO口的复用功能由COMM内核 256Byte的SFR中P3 寄存器控制；所以用户必须通过调用API接口函数GPIOalterFunc(unsigned char P3reg)来实现COMM底层对P3的配置；

6》RTC接口

- 由于RISE3301 芯片内的RTC（Real Time Clock）模块没有温度校正修正措施，所以精度取决于所选晶振，目前测试得出10PPM的时钟晶振在室温 23℃±2℃时所能达到的RTC准确度为 2 秒/天。一般不推荐用于计时精度比较高的产品。
- RTC在停电情况下为 20UA@2.5VBK；
- 在不使用RTC的情况下，晶振引脚直接悬空即可；

7》RISE3301 的静态功耗

FLASH中运行在 80M程序，RISE3301 功耗 70 mA左右；FLASH中运行在 40M程序，RISE3301 功耗 50mA左右；

5.3 集中器的载波通讯模块硬件设计

5.3.1 硬件资源配置

1、外部数据SRAM：RISE3301 芯片外挂 128K的SRAM作为系统的数据存储器，占用的地址单元从 0xfc0000H到 0xfdffffH，也就是片选信号接在CE2 上。Comm CPU 因为协议栈和路由等开销占用了从 0xfc0000H到 0xfcffffH的 64K空间。这片空间用户在开发时不可使用，以防引起致命错误，使系统不能运行。剩下从 0xfd0000H到 0xfdffffH的 64K空间用户可以任意使用。

2、内部 10K公共数据SRAM：在RISE3301 内部的 10K公共数据存储器中，Comm CPU

因为驱动和协议栈等开销占用了从 0x0000H到 0x07ffH的地址空间,用户在开发时不可使用此段空间，以防引起致命错误，使系统不能运行。从 0x800H到 0x27FFH的 8K数据空间，APP用户在开发时可以任意使用。

3、内部硬件占用存储区：从 0x002800H到 0x00ffffH的 54K数据空间为芯片内部专用寄存器空间，用户不可使用，以防引起致命错误，使系统不能运行。

4、调试用 128K-SRAM：本系统支持在线仿真功能，有两种在线调试方式，一种是需要外挂 128K-SRAM；另外一种是不需要外挂任何硬件；具体可参考 9.1 的详细说明。

5、COMM底层专用EEPROM存储器：在掉电时，为了保护系统数据，集中器的载波通讯模块外挂两片 32KB的EEPROM（24LC256，每页 64 个字节）作为数据保护存储器。此处EEPROM为COMM底层专用，如果应用程序APP需要外扩EE则须另扩IIC总线。

6、外部程序FLASH：RISE3301 芯片没有内部程序FLASH，所以需要外挂 128K的FLASH作为两个CPU的程序存储器。它的片选信号线必须与CE0 连接。程序烧录时，低 64K烧入Comm CPU程序，高 64K烧入APP CPU程序。

5.3.2 硬件电路分析

1、 过零检测电路

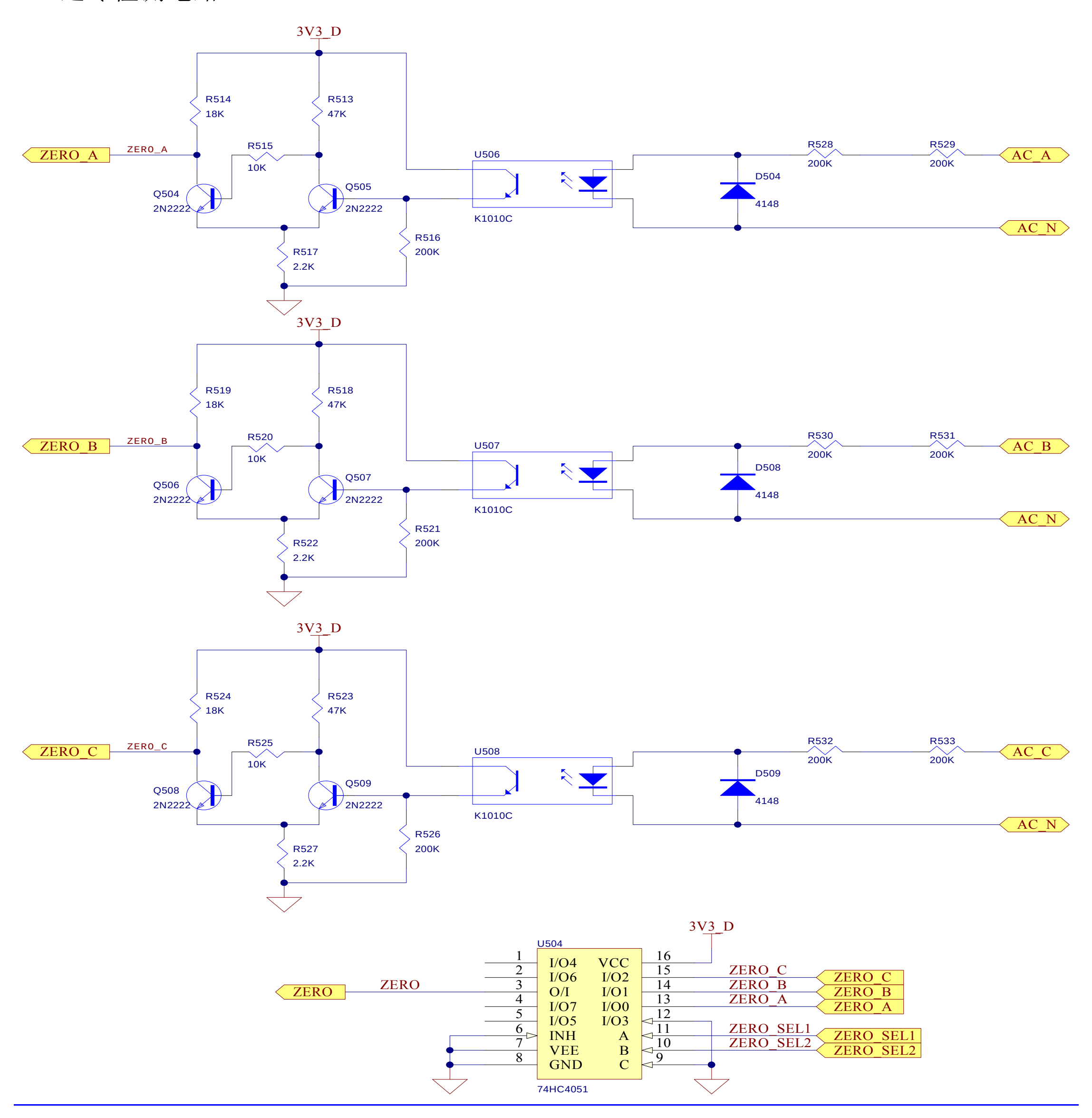


图 十六 集中器载波通讯模块的过零检测电路

过零检测电路说明：

- 此过零电路是经过严格测试的，所以客户设计时建议不要更改原理设计以及过零器件的参数；
- 该过零电路测试正过零延时时间为 0.9ms；如电路的硬件参数发生变动则需测试过零点检测延时时间，测试延时时间不得超过 1.3ms.
- 从功率角度考虑，图中R528、R529、R530、R531、R532、R533 电阻建议采用 0805 的封装；
- 单路的功耗为：220*220/400K = 0.121W；三路的总功耗为 0.363W。

2、载波藕合、三相切换电路

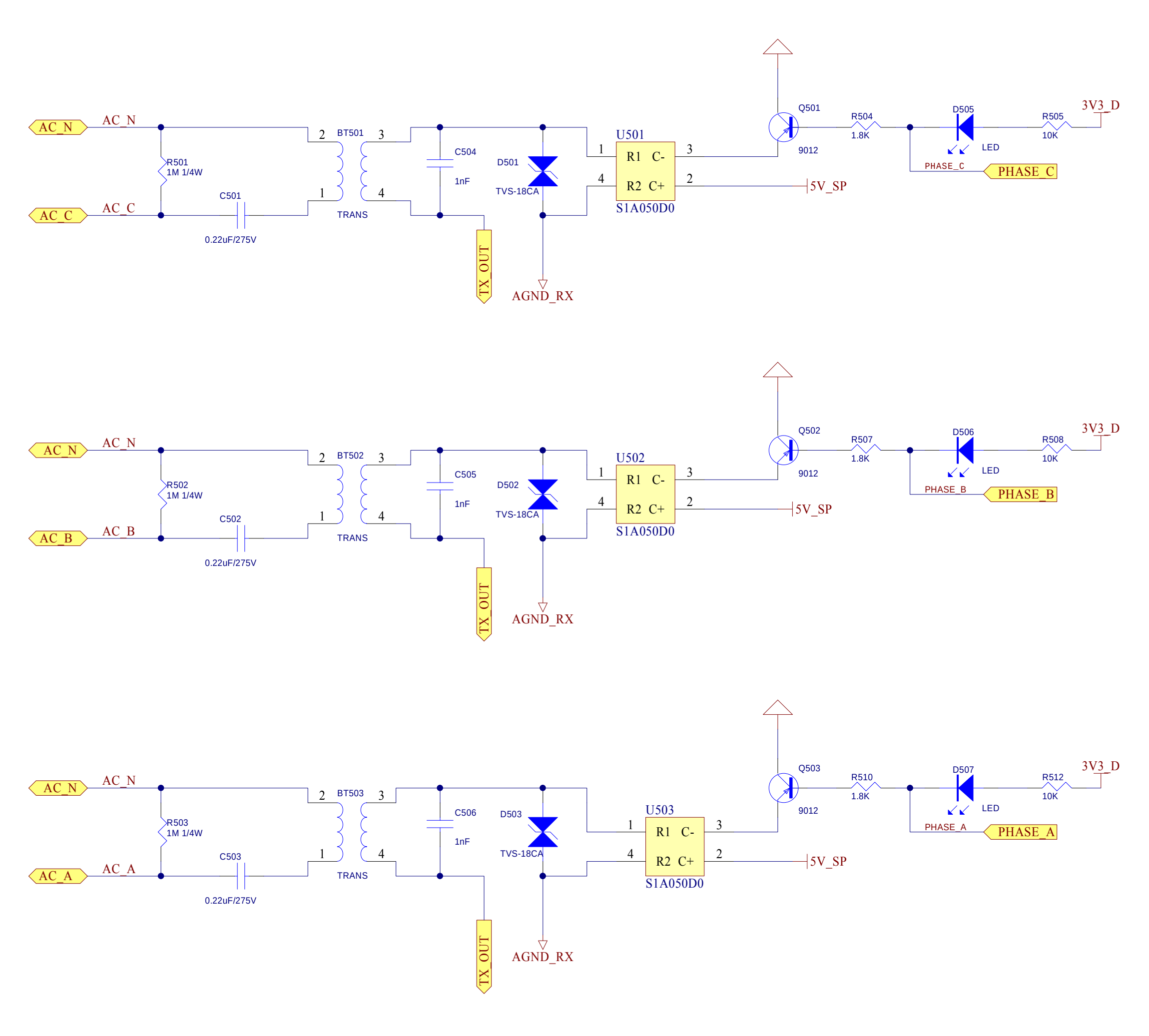


图 十七 载波藕合、三相切换电路

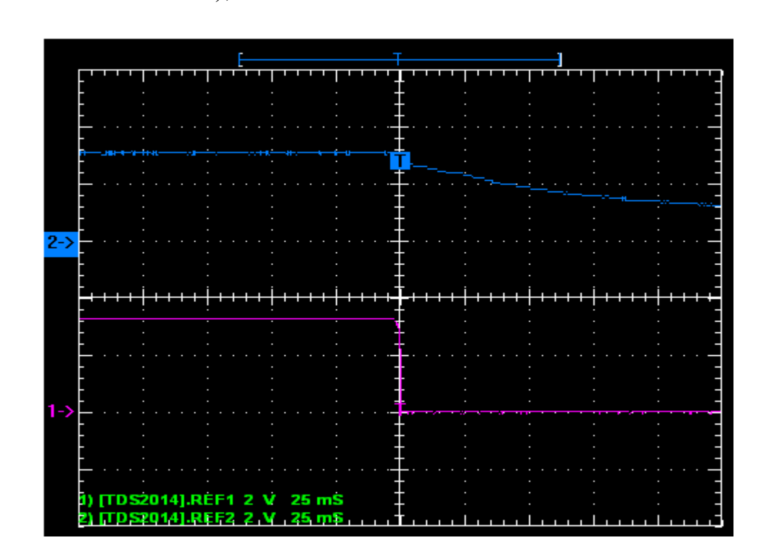
载波耦合、三相切换电路说明：

- 每相都有一干簧继电器用来切换、控制电力载波信号在各相间的传输。S1A050D00 干簧继电器的优势：寿命长（开关次数接近无限次）、触点间内阻小（内阻最大仅为 0.1Ω）、所需驱动能量大约为 10mA；工作电压为 5VDC，最低工作电压为 3.75VDC。
- TVS 管—P6KE18C 以消除快速高能的干扰信号的侵入，起到保护干簧继电器的作用；
- 三个干簧继电器的通断由 PHASE_A、PHASE_B、PHASE_C 信号（由主板上的 CPU 控制）来控制；
- 此处的耦合线圈起到隔离作用，同时为 TX 回路提供直流通路；耦合线圈匝数比为 1：1。

3、 COMM 底层用的外挂 EE 的要求

考虑到当前自动组网过程中因为涉及到配置网络地址等，所以 COMM 会经常性写 EEPROM，为避免在写 EE 的过程中掉电，所以在掉电后需有一段延时来保证写 EE 的完整性。用户在开发产品时应保证从芯片复位开始到 EEPROM 掉到最低工作电压的时间至少为 10mS。

由于掉电时一次写入 EEPROM 的节点参数可能较多(一页 64 字节),有必要测出从掉电复位到 3.3V 电压降到 EEPROM 工作的极限电压时所能维持的时间(当集中器发送电路接 1 欧负载且处在连续载波发送时测量);结果见下图



掉电测试(载波连续发送且带 1 欧负载 ch1 为 RST-ch2 为 3v3)

从图中可以看出, 从掉电复位到 3.3V 电压降到 EEPROM 工作的极限电压 1.8V 时所能维持的时间约为 50ms,这段时间对 EEPROM 写周期 (最大为 5ms)来说足够了,也就是说在 CPU 复位以前写入 EEPROM 的数据都能被可靠地保存.

5.4 载波终端的载波通讯模块硬件设计

5.4.1 硬件资源配置

1、内部公共数据SRAM：在RISE3301 内部的 10K公共数据存储器中，Comm CPU因为驱动和协议栈等开销占用了从 0x0000H到 0x1fffH的 8K空间,用户在开发时不可使用此段空间，以防引起致命错误，使系统不能运行。从 0x2000H到 0x27FFH的 2K数据空间，用户在开发时可以任意使用。

2、内部硬件占用存储区：从 0x2800H到 0xffffH的 54K数据空间为芯片内部硬件处理器专用，用户不可使用，以防引起致命错误，使系统不能运行。

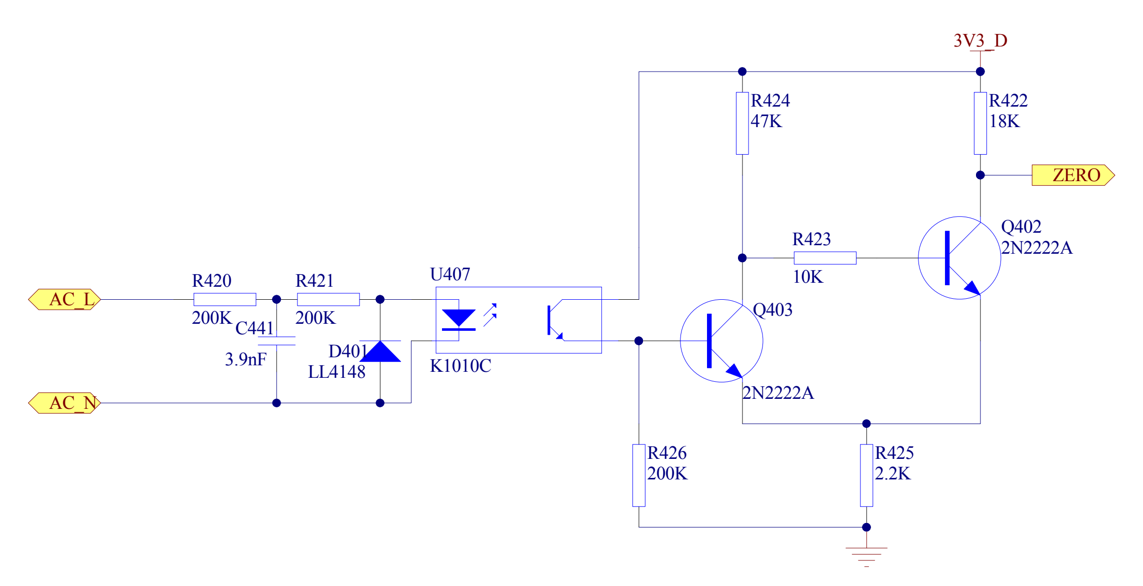
3、在线调试用SRAM：本系统支持在线调试功能，有两种在线调试方式，一种是需要外挂 128KSRAM；另外一种不需要外挂任何硬件；具体可参考 9.1 的详细说明。

4、EEPROM存储器：在掉电时，为了保护系统数据，本系统外挂 512 字节24LC04B或 256 字节 24LC024的EEPROM作为数据保护存储器，Comm CPU因为协议栈以及路由等开销占用了该EEPROM。此处EEPROM为COMM底层专用，如果应用程序APP需要外扩EE则须另扩IIC总线。

5、外部程序FLASH：RISE3301 芯片没有内部程序FLASH，所以需要外挂 128K的FLASH作为两个CPU的程序存储器。它的片选信号线必须与CE0 连接。程序烧录时，低 64k烧入Comm CPU程序，高 64k烧入App CPU程序。

5.4.2 硬件电路分析

过零检测电路



从功率考虑建议 上面两个电阻（R420、R421）采用 0805封装；C441（3.9nf）采用1206 或插件封装。

过零检测电路说明：

- 此过零电路是经过严格测试的，所以建议客户设计时不要更改原理设计以及过零器件的参数；
- 该过零电路测试延时时间为 0.9ms；如电路的硬件参数发生变动则需测试过零点检测延时时间，测试延时时间不得超过 1.3ms.；
- 从功率角度考虑，图中R420、R421 电阻建议采用 0805 的封装；
- 图中C441（3.9nf）电容采用 200 V 耐压封装为贴片 1206 或直插件；
- 电路的功耗为：220*220/400K = 0.121W；
- R420、R421 的参数是在 220V/50Hz 环境下测得的参数，如果在 110V/60Hz 的环境下使用，则需把 R420、R421 的阻值改成 51K。

5.5 关于 8051 的flash 空间扩展说明

RISE3301 有两个增强型 8051 内核，每个内核提供 16 根地址线，只能够访问 64KB 的代码空间。8051 单片机本身并不能支持代码切换，切换是通过附加的地址线来完成的，这些附加的地址线可以是 RISE3301 的硬件 GPIO 口线。BL51/Lx51 连接定位器支持分组连接定位，允许生成代码长度大于 64K 字节的 8051 目标程序，BL51 可以管理一个公共区域和最多 32 个代码组区域，每个代码组最大为 64K 字节，Lx51 可以管理多达 16MByte 的代码和外部数据存储器空间。代码组切换在软件上受配置文件 L51_BANK.A51 的支持，用户必须根据自己的硬件结构适当修改该配置文件。同时用户应保证 CPU 复位之后从一个确定的状态开始执行指令，为此需要在启动代码文件 STARTUP.A51 中做适当修改。详细操作请参考 8051 相关资料。

六、 PCB 布板说明

6.1 电源、地的走线

在载波通讯模块中，建议电源采用 3.3V_D、3.3V_TX、3.3V_RX三个分支走线,地的走线呈星形，采用单点接地（见下图）。

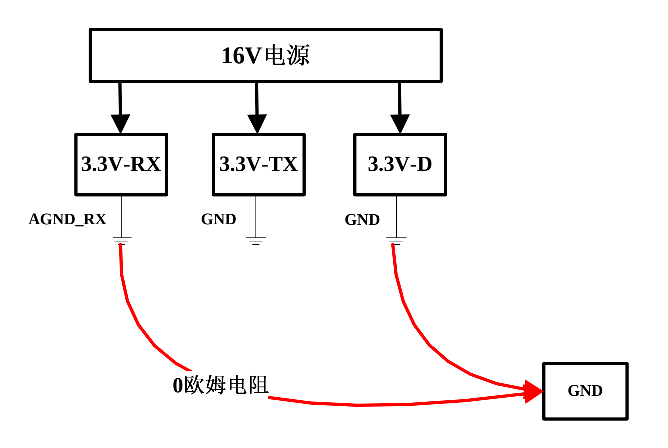


图 十八 各功能模块电源、地接法

电源平面层被安排在接地平面层之下。这样可以利用两金属平板间的电容作为电源的平滑电容，同时接地平面还对电源平面上分布的辐射电流起到屏蔽作用。数字的和模拟的地都要分开，不能混用。

RX 电路与数字电路（TX 电路的地与数字地合二为一）要各有一块单独的地且尽可能大面积（尽量不要破坏地的完整性），并且要保证所有的 RX 电路走线及元器件下面都覆盖有 RX 地，这个地最重要，必须优先保证 RX 地的完整覆盖。可将其它的数字地布成一大块，它们要尽可能在电源入口处汇集形成单点接地，注意地线不要形成环流。另外最好不要在地层布信号线，可用电源层替代地层布信号线。

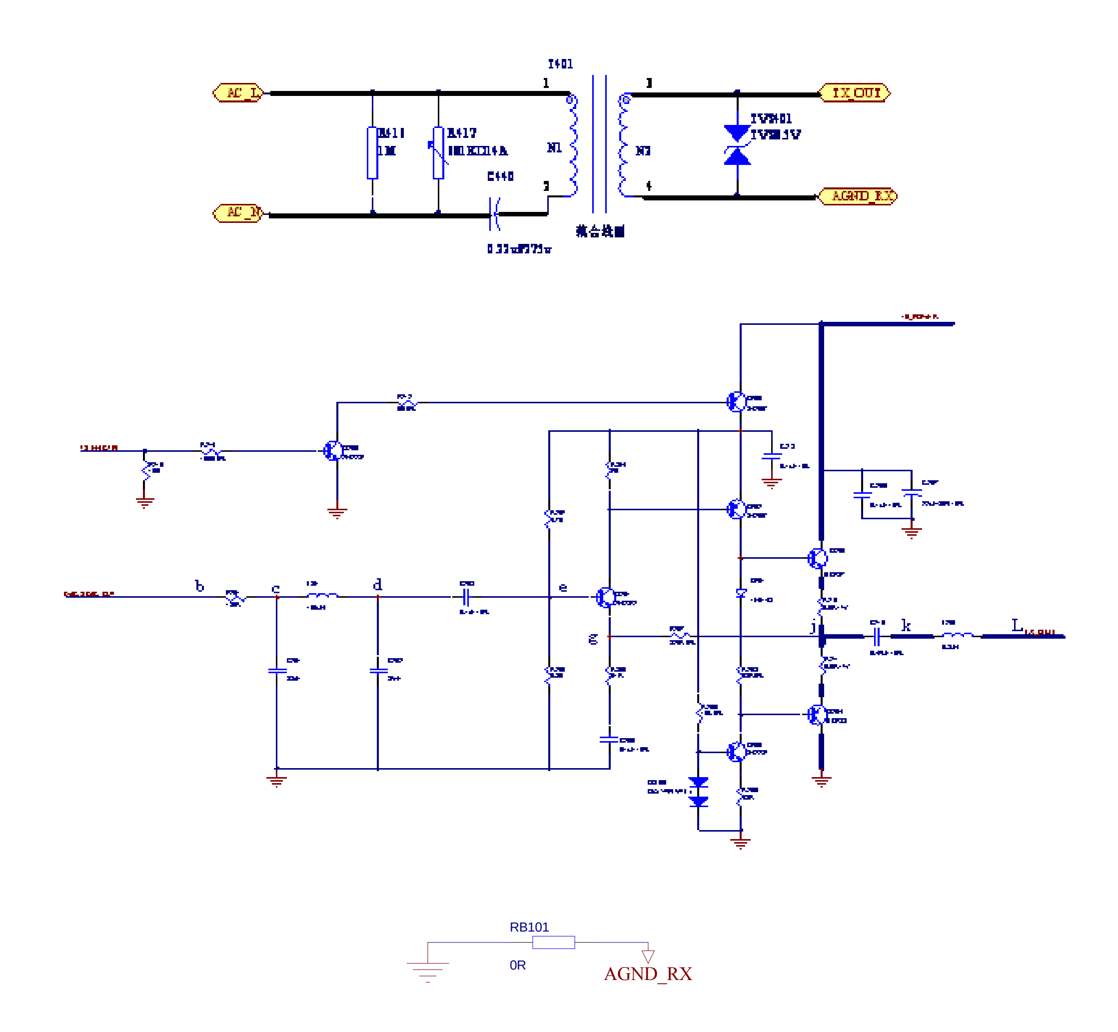
6.2 PCB 板布局注意事项

1》 由于是一个数字/模拟电路共存的电路板,对各功能电路的合理规划和布局对提高整机的通信性能乃至稳定性起着至关重要的作用。

2》载波接收 RX 电路布局尤显重要，一条主要原则是将各块电路分开：数字电路与模拟电路分开，TX/RX 回路尽量分开，同时尽量分别分布在正反面且不要重叠； TX 末端的电感距离为 6.8uH， TX 前端路波电感的距离至少为 20mm 以上，否则可能会引起 TX 电路的自激振荡；RX 回路（特别是高速的数据线和时钟线）要远离小信号的 RX 模拟电路部分，以免高速信号给模拟小信号带来串扰。同时，RX 整个回路要尽可能靠近 RISE3301 的 PGC_VIN 引脚，特别是 RX 模拟滤波电路要紧靠 PGC_VIN 引脚。

3》从电流功耗考虑，TX 部分由于有较大的电流输出，如图中所示的黑线部分布线应尽可能粗；对于地线，未铺到铜的部分也应尽可能加粗。

4》建议用四层板来设计，从上到下分别以 TOP、Groud Layer、Power Layer、Bottom 命名，其中 RX 电路，TX 电路分别位于上下层，中间有地层、电源层两平面层隔开，以免大电流的 TX 电路给 RX 电路引进干扰。



6.3 旁路电容与去耦电容的注意事项

旁路电容能消除印制板上的高频辐射噪声。去耦电容用来滤除高速器件在电源板上引起的骚扰电流，为器件提供一个局域化的直流，还能降低印制电路中电流冲击的峰值。设计中重要的是确定电容量和接入电容的地点。

在电路板的入口、局域化模块（或芯片）处去耦，放一个 uF 级的大容量电容器，电解电容或钽电容，这类电容电感较大，谐振频率较小，对低频信号通过较好，而对高频信号则表现出较强的电感性，阻抗较大，同时，大电容还可以起到局部电荷池的作用，可以减少局部的干扰并通过电源耦合出去。当用做高频滤波时，要加容纳电容器，其容值通常在 0—100pF 以上；其特点是电感小，谐振频率高，对高频信号的阻抗较小，可以为高频干扰信号提供一条旁路，减少外界对该局部的耦合干扰。

应注意 ASIC（RISE3301 芯片）周边的去藕电容（3.3V 接口电压\TX 电压\RX 电压）要尽可能靠近相应的管脚。

发送回路中的 16V 滤波电容应尽量靠近 TX 发送模块；

发送电路以及耦合电路的带黑线部分布线应尽可能的粗，该回路的电流比较大。如上图中的黑线。

七、 性能参数指标

7.1 性能参数

1、 RISE3301 芯片静态功耗参数

表格 10 RISE3301 运行在 80MHZ 下的功耗

flash 中运行 **80MHz** 程序	板上直流	RISE3301 3V3_D	RISE3301 2V5_D	RISE3301 3V3_TX	RISE3301 3V3_RX
		6.5mA	59.6mA	**1.3mA**	**19.1mA**
RISE3301 芯片数字部分总电流			6.5+59.6 = 66.1 mA		
RISE3301 芯片静态功耗			6.5+59.6＋1.3+19.1＝86.5mA		

表格 11 RISE3301 运行在 40MHZ 下的功耗

flash 中运行 **40MHz** 程序	板上直流	RISE3301 3V3_D	RISE3301 2V5_D	RISE3301 3V3_TX	RISE3301 3V3_RX
		5.5mA	39.6mA	**1.3mA**	**19.1mA**
RISE3301 芯片数字部分总电流			5.5+39.6＝45.1mA		
RISE3301 芯片静态功耗			5.5+39.6＋1.3+19.1＝65.5mA		

表格 12 RISE3301 运行在 20MHZ 下的功耗

flash 中运行 **20MHz** 程序	板上直流	RISE3301 3V3_D	RISE3301 2V5_D	RISE3301 3V3_TX	RISE3301 3V3_RX
		4.5mA	23mA	**1.3mA**	**19.1mA**
RISE3301 芯片数字部分总电流			4.5+23＝27.5mA		
RISE3301 芯片静态功耗			4.5+23＋1.3+19.1＝47.9mA		

2、RISE3301 芯片发送状态下功耗参数

表格 13 TX 回路发送状态下的功耗

载波模块状态 （模拟电网负载）	实测电压 （测试点 TX_16V 处）	功耗 (TX_16V 处电流 mA)
空载	20.0V	4.1mA
TX—带载 12Ω	16.4V	130 mA
TX—带载 10Ω	15.7 V	73.2mA

TX—带载 5Ω	14.1 V	128mA
TX—带载 1Ω	12.42 V	172mA
TX—带载 0.5Ω	12.53 V	172mA

3、频谱带宽

在中心频率衰减 3dB 条件下占用带宽 6khz。

下面是以某一次发送数据时的载波频率做为依据的测试带宽数据。

频率 Hz / 型号	载波频率中心	左侧-20dB 频率	左 侧 -3dB 频率	右 侧 -3dB 频率	右侧-20dB 频率	-3dB 带宽	-20dB 带宽
PT3	129.0k	122.0k	126.94k	132.5k	137.4k	6k	15k

4、接收灵敏度

高达-78dBV 的接收灵敏度（在 quite line 上）可以获取 uv 级的信号；

7.2 抗干扰能力

1、满足 EIA709.1、EIA709.2 的抗干扰能力；

2、在带内点频噪音、脉冲噪音叠加的基础上都取得良好的测试结果。具体可参见测试数据。

八、 载波发送TX电路调试故障分析

8.1 发送电路原理说明

以下列电路图为例，图十九 是TX Amplifier部分，图二十是Coupling电路。下面是电路的简单说明。

R201是阻抗匹配电阻，RISE3301芯片的DAC（即TX输出）输出阻抗比较小，不到50欧姆，因此加此电阻做阻抗匹配。

L201、C201、C202是输入LPF（低通滤波器），目前的元器件值是C Band的值，如果是A Band，C201和C202的值将会不同。该滤波器用来衰减Rsie3301的输出信号中的谐波。

C203是Q201的输入耦合电容。

Q201是给Q202提供直流耦合的三级管，为Q202的放大提供直流偏置，同时传送信号。R202和R205是Q201的基极（B）偏置电阻，R204是Q201的集电极（C）电阻，R207是Q201的发射级直流电阻，同时做负反馈电阻。R206和C206 为Q201提供交流增益补偿。

Q202在这里用做电压放大，把经过LPF、Q201之后的RISE3301芯片输出信号进行电压放大。Q202的直流通路是通过D201-R208-Q200-R209到达GND_D。

Q203和Q204组成互补推挽放大电路，没有电压放大，只有电流放大。D200，R200，Q200，R209，组成恒流源电路，为Q202提供恒流的集电极电流。R207，R206，C209组成交流整个功放电路的反馈回路，改变R207，R206直接影响到功放的放大倍数。D201和R208、R209为Q203、Q204提供基极直流偏置，使Q203，Q204处于临界导通状态，消除输出交越失真。D201的安装方向必须保持正确，否则很容易导致Q203和Q204的烧毁，原因是D201方向相反之后Q202的集电极电流全部流入Q203的基极，导致Q203导通量很大，而Q204的基极接到Q200的集电极而Q200又处在恒流源导通状态，因此Q204同样也有很大的导通，两个管子同时都有足够的导通，导致两个管子集电极电流过大，最终烧毁。R208则不能过大，否则都将会导致两个三级管基极偏压过大。R210和R211起限流作用，用检测这两个电阻两端电压的方法可以看出Q203和Q204的集电极电流是否正常。C210为Q204提供交流负半周工作电流。

在应用A Band时L203的电感量会有不同。

其他的器件是辅助性器件。

8.2 发送电路测试

8.2.1 发送电路静态工作点测试

发送电路控制引脚 RISE3301--TX_EN_CTRL 置为高电平(功放电路处于工作状态)，先用数字万用表测Q205的C极，确定是否为电源电压，然后再测功放各点的静态电压。

测试规格以及电路中各点正常静态电压见下表（以下所测电源参考电压 TX_16V = 17.1V）

元件标识	测量点电压（V）			元件标识	测量点电压（V）		
	b	C	e		b(g)	c(d)	e(s)
Q201	9.4	15.2	8.8	Q205	15.3	16	16
Q202	15.2	8.9	16	Q206	0.7	0.2	0
Q203	8.9	16	8.5				
Q204	7.7	0.0	8.3				
Q200	1.3	7.7	0.6				

如果静态下测试结果不正常可以检查以下情况：

◆ 使 TX_EN_CTRL 为高电平的情况下，检查 Q205 的 E 极 C 极是否为电源电压，如果不是则说明 Q206，Q205 电路有问题。最大的问题可能是 Q205 焊错。

◆ 使 TX_EN_CTRL 为高电平,如果上电电流非常大，很可能是因为 D201 的极性焊反，或 Q203,Q204 焊反。

◆ 在保证功放电源供电正常的情况下，继续以下步骤。

◆ 测量 Q200 的 B 极是否正常，如果不正常则检查器件 R200，D200 是否连接正常，如果正常则测量一下 Q200 的 E 是否正常，如果不正常则检查 Q200，R209。

◆ 测量 R204 两端的电压是否为 0.7V 左右，如果不是则测量 Q201，R207，R211，Q204 通路各点静态电压和器件是否正常，如果 Q201，R207，R211，Q204 通路正常，则可能 Q202 不正常。

◆ 如果各点的静态都基本正常，而输出交流信号不正常，可以检查功放的输出电路各个器件，如果出现空载或接 10ohm 负载正常，而接 1ohm 重负载不正常时可以检查一下功放的供电电源回路和 C210.

8.2.2 发送电路有无自激振荡检测

使功放正常上电工作，同时 DAC_XDAC_OUT 输入端不接任何输入信号。用一个 5Ω@2W 负载电阻代替电力线负载，用示波器测负载电阻两端的电压。正常情况下，没有输入信号则负载两端没有输出信号。

如果出现异常情况：

如果输出有交流信号，则说明电路中出现自激现象。产生自激的主要原因是：功放的输入滤波电路中的电感（TX 滤波部分）与功放的输出端的电感（包括 RX 的滤波电路中的电感）之间互相耦合产生了信号的正反馈。

在这种情况下，可以通过改变电感（如 L201，接收回路的电感）的方向来消除自激现象，布板时尽量远离电感之间的距离或用有屏蔽罩的电感。

8.2.3 发送电路模拟测试

通过外加单一频率输入信号，测量 TX 电路的输出信号幅度和波形失真度来判定 TX 电路好坏。

测试流程：

◆ 用示波器测试 TX 滤波器各点波形信号。

◆ 断开电路所有电源，由信号发生器产生 132KHZ，峰峰值为 1Vpp（用示波器所测的值）正弦波信号从 DAC_XDAC_OUT 输入,用示波器测试各点的峰峰值和波形失真度。

◆ 上电并且使 TX_EN_CTRL 为低电平，同时在输出端口接一 10Ω@2W 负载电阻（用一个 10Ω@2W 负载电阻做为电力线负载），用示波器测负载两端的峰峰值 Vout。

用示波器测试各点波形没有明显失真，其测试数据如下表：

测试点	c	d	Vout
峰峰值	820mV	570mV	>10V

◆ 如果 TX 滤波器各点的信号不正常,可以检测各电容电感是否焊接正确以及电容电感参数是否合理。

◆ 如果功放输出不正常，可以检测功放中元件是否焊错，特别是 C209,C210，L203,藕合线圈 T401 是否焊接正常。

8.3 发送硬件电路检查方法

1. 接通电源之前的检查

要重点检查 D201 的方向、R208 和 R209 的阻值。电阻可以在线测量，可以粗略判断是否正常。这三个器件对 Q203 和 Q204 的烧毁有重要影响。

2. 直流工作点检查

由于该放大电路工作要受 TX_EN_CTRL（直接连到 RISE3301—GPIO_16）控制，所以检查直流工作点之前要把 TX_EN_CTRL 置高。

在完成上述措施之后，连接电源。首先要测的是 R210 和 R211 的两端电压，可以用直流 mV 档测该电压。这两个电阻的压降反映 Q203 或 Q204 的发射极电流。正常情况下该两个电阻的电压降只有 2-3mV 左右，R211 的电压略大于 R210，这是因为 Q201 的偏置电流也要经过 R211。由于 R210 和 R211 是 0.5Ω，因此万用表测出来的电压值的两倍就是 Q203 或 Q204 的发射级电流。静态时该电流仅有几个毫安。如果 R210 或 R211 压降过大，比如有几百毫伏的电压降，则应该立即断开电源，重新检查 D201 和 R208、R209 以及相关的连接是否有问题。

在未发现情况下可以重新接通电源，同时应该测量 Q203 和 Q204 的基极电压，两个点电压相差 1V 左右，并且电压值是 TX_16V 的一半左右。如果 Q203 的基极电压过高，同时 Q204 基极电压过低（即两个管子基极之间的电压大于 2V）就应该引起注意，这会导致 Q203 和 Q204 静态电流过大，而这一问题的原因很可能就是 R208、R209 的阻值不正确或者 D201 的安装方向不正确。

R210 和 R211 连接点电压值，该电压应该是 TX_16V 的一半。

R204 的电压降为 0.65V 左右，如果远小于或者远大于 0.6V 则应该检查 R202、R205、R207 阻值是否正确。

Q205 的集电极电压应该很接近 TX_16V。

表 1 是放大电路的主要静态工作点的测量值，这个电压是 TX_16V=19.35V 情况下（TX_EN=Hi）测得的值，在不同的 Vcc 下，会有不同的电压值。但是电阻的压降应该是基本相同的。还有如上所述，R210 和 R211 连接处的电压应该是 TX_16V 的一半，Q203 和 Q204 的基极电压也是 TX_16V 电压的一半左右，而它们之间的电压应该是 1V 左右。

表 1

编号	意义	电压值
VR211	R211 的电压降	2.5mV
VR210	R210 的电压降	2.3mV
VR210-211	R210 和 R211 连接处电压	10V
VQ203B	Q203 基极电压	10.5V
VQ204B	Q204 基极电压	9.4V
VQ203C	Q203 集电极电压	19.35V
VR204	R204 电压降	0.67V
VQ205C	Q205 集电极电压 （即 Q202 发射级电压）	19.25V
VQ201B	Q201 基极电压	11.3V

3. 交流性能检查

在检查完直流工作点之后，恢复 TX_EN_CTRL，然后发送数据，用示波器检查 C208 两端有没有信号输出，在发送回路加上一个 10Ω@2W 负载电阻，则幅度应该有 10Vpp 左右。

Q202 的集电极，即 Q203 的基极的信号幅度与输出幅度相接近。

首先把 TX_EN_CTRL 置高之后，RISE3301 发送信号大小为 1.34Vpp 的矩形波，经过

滤波后，到 Q201 之前变为 500～600mVpp。

如果直流工作点均正常，但还是存在无输出、空载或者接 10Ω电阻负载时输出幅度过小等问题，则应该逐步检查信号通路，R201 过大、C203 过小都有可能导致输出小，其中的一些器件虚焊或者焊点损坏也有可能导致直流正常、而交流无信号的情况。另外 R206 和 C206 也会影响交流信号大小，但不会影响直流偏置。同样 C210、L203 的值也会影响交流信号性能。

4. 自激振荡问题

在没有交流信号输入情况下，放大器输出端有信号输出则是自激振荡。其原因各种各样，最有可能的原因是 PCB 布局不合理，某些电感位置不当，这需要使用逐步断开或者重新安装的方法来检查。

5. Q203 和 Q204 烧毁问题的检查

有两种可能会导致 Q203 和 Q204 的烧毁，第一是静态工作点不正常，这与 D201、R208、R209 有关；其次是自激振荡过强。用示波器检查是否存在自激。所有直流和交流都正常时就可以恢复安装 BD237 和 BD238。

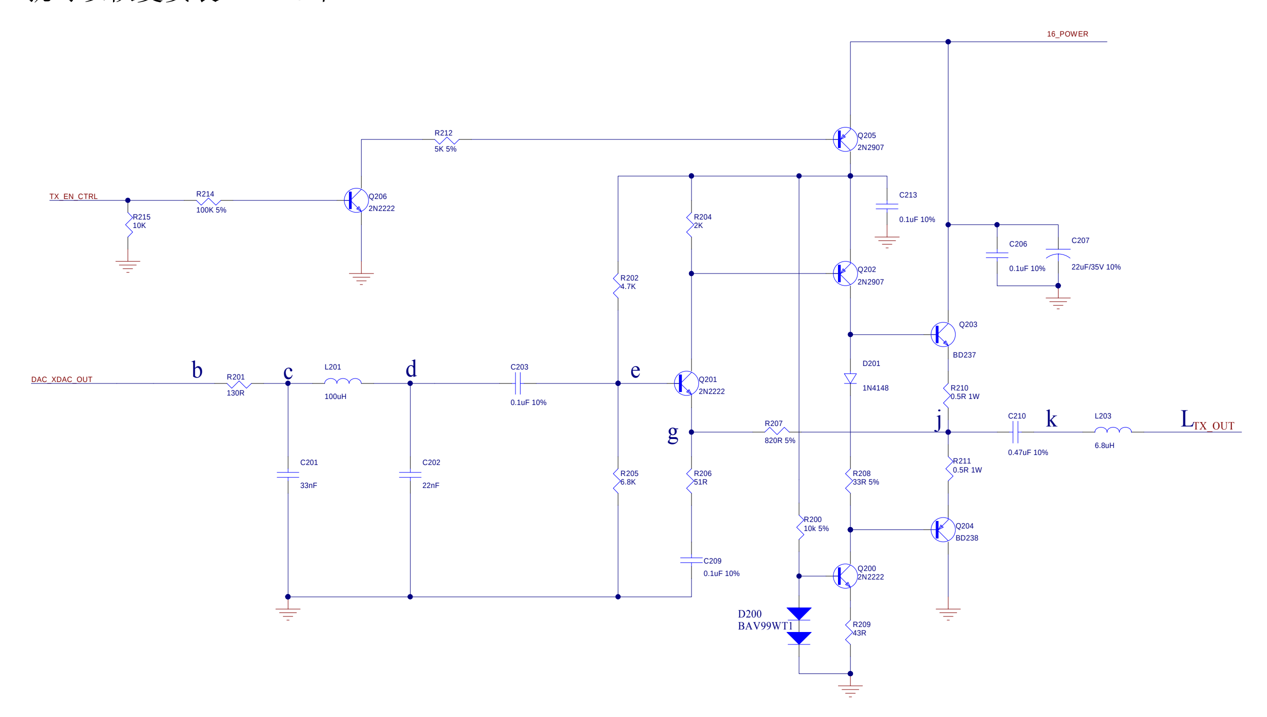


图 十九　TX 发送电路

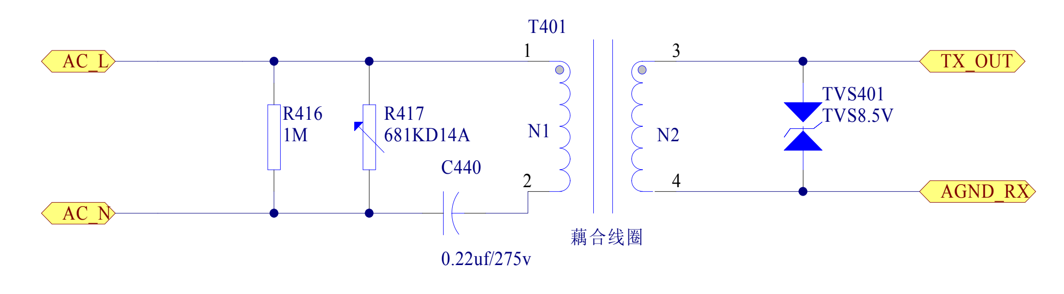


图 二十　COUPLING 电路

九、 开发调试应用说明

RISE3301 具有在线下载（ISP）以及在线调试功能。在线下载（ISP）是通过将 PC 机串口连接到 COMM-UART 口的方式实现软件的在线升级；在线调试功能可通过专用的仿真工具（DM-1）实现；在线下载升级与在线调试极大的方便了用户的开发与应用。

RISE3301 采用通用的 Keil C 作为软件开发环境，在 Keil C 目录下安装仿真工具（DM-1）驱动程序插件，具体说明如下。

9.1 ISP在线下载以及在线调试说明

9.1.1 ISP在线下载功能说明

ISP 在线下载主要实现 FLASH 空间代码的更新功能，FLASH-BOOT 引导程序代码已经被固化在 COMM 端的 64K 空间里，具体实现方式是通过固化在 COMM 端的 FLASH-BOOT 引导程序来实现 FLASH 程序的 ISP 在线下载更新功能。

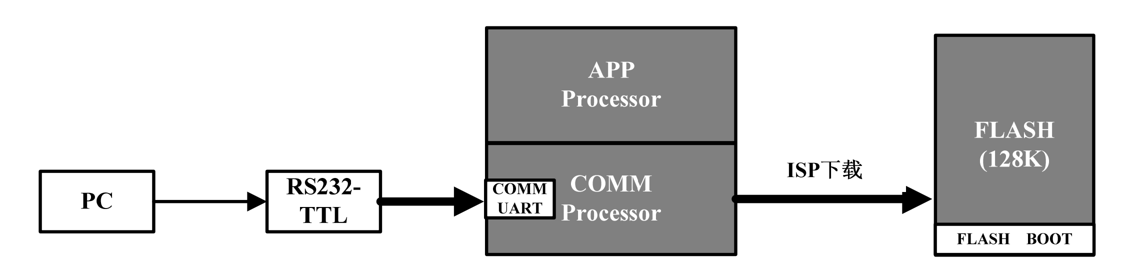


图 二十一 ISP 在线下载框图

操作流程：

1、 在安装芯片前必须先用烧录器将代码烧写在 FLASH 的 BOOT 引导程序；

2、 后续的程序更新即可通过上述方式实现 FLASH 的代码刷新。

9.1.2 在线调试功能说明

在线调试功能有两种实现方法，两种调试方法主要的区别在于有无外挂 128K—调试 SRAM，具体实现方法如下。

9.1.2.1 不带 128K—SRAM 的在线调试说明

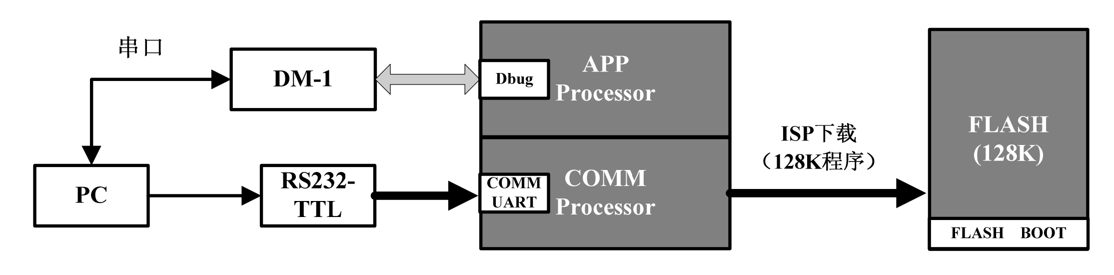


图 二十二 在线调试功能实现方法（一）

具体实现步骤如下：

1、 FLASH 的 BOOT 引导程序已经被固化在 COMM 端的低 64K 的代码空间；

2、 ISP通过COMM端的UART口下载FLASH程序；

3、 把RISE3301 的仿真器DM-1 连接到APP 的Dbug 调试接口上，然后下载对应需要调试的软件（该软件和下载到FLASH的高 64K APP端的软件要求一致），下载完毕后调试代码就按照PC机上的印象程序运行，按要求设置断点进行调试；

4、 程序修改后ISP要重新下载FLASH程序。

9.1.2.2 带 128K-- SRAM 的在线调试说明

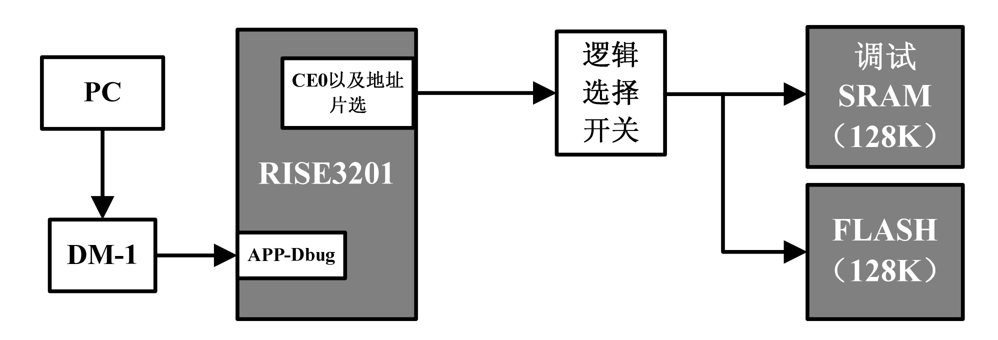


图 二十三 在线调试功能实现方法（二）

客户需要调试的模式是 COMM 底层程序运行在 FLASH 低 64K 中，APP 调试程序运行在调试 SRAM 高 64K 中，图中的 CE0 以及高、低 64K 的区分地址线（A16）经过逻辑选择开关可分别选择调试 SRAM 或 FLASH 的高低 64K 的程序运行空间。

具体实现步骤：

1、 把对应的逻辑选择开关拨到单独调试 APP 程序运行状态下（具体见 DP-2 开发板原理图）；

2、 通过 RISE3301 的仿真器 DM-1 把对应的 APP 的软件代码下载到 128K—调试 SRAM 的高 64K 代码空间；

3、 完成上述操作后即可实现在线调试功能。

9.2 Keil uVision3TM的使用介绍

9.2.1 DM-1 驱动程序的安装

1. 将Keil uVision3 TM 安装到默认安装目录C:/Keil

2. 安装 DM-1 挂件，解压 KEIL_DCOD-DRIVERV2.35 后执行\ KEIL_DCOD-DRIVERV2.35 目录下的 DoCDKeil-setup.exe 文件（由 RISECOMM 提供），安装过程中，要求选择 Keil 的实际安装目录，默认为 C:/Keil。

3. 通过上述安装即可安装好 DM-1 的驱动。 安装成功后打开 Keil C ，打开‘Project/.Option for Target/ 弹出如下对话框，选择对应的 Debug 模式 在对应的下拉菜单中出现 “DoCD 8051 Target Driver” 表示驱动安装成功。

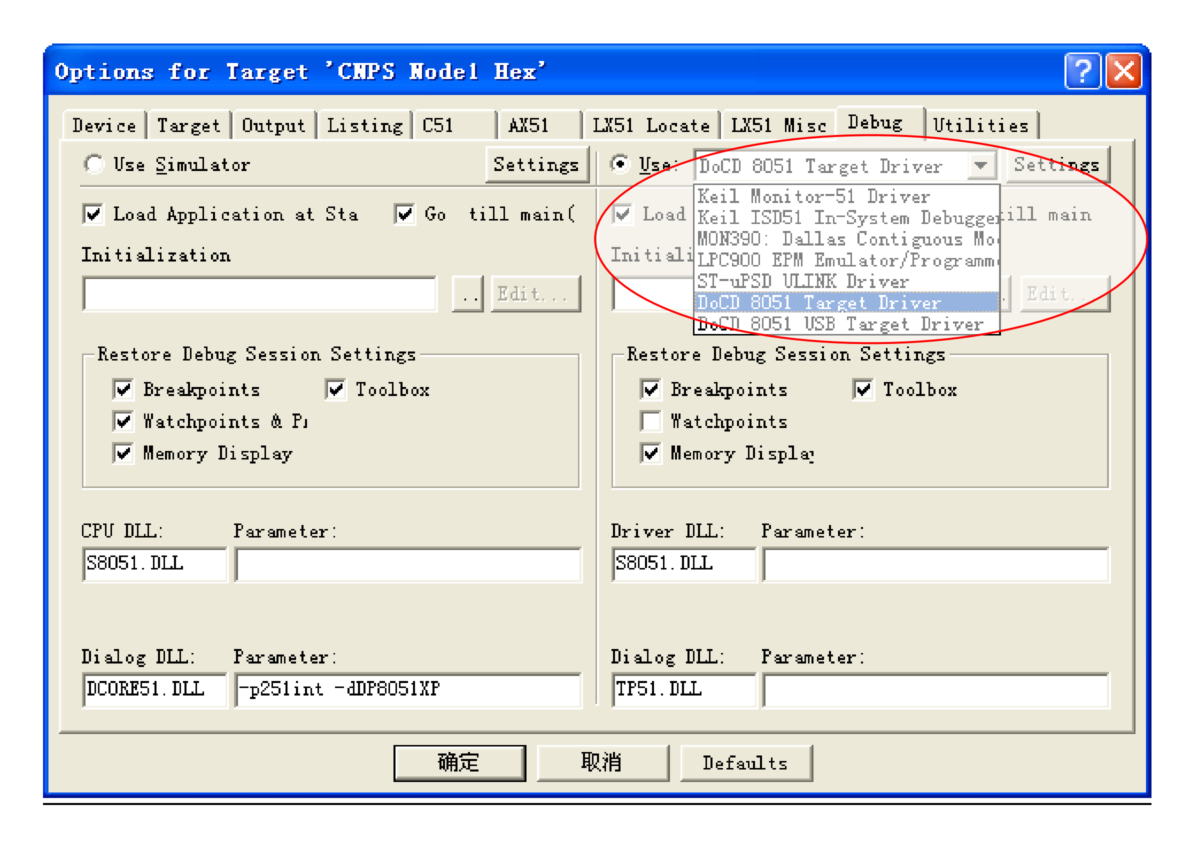


图 二十四 KEILC DEBUG 在线调试选项

9.2.2 用户工程建立

打开Keil uVision3TM软件，在Keil IDE中选择菜单下的“Project---New Project”项，弹出Creat New Project对话框，

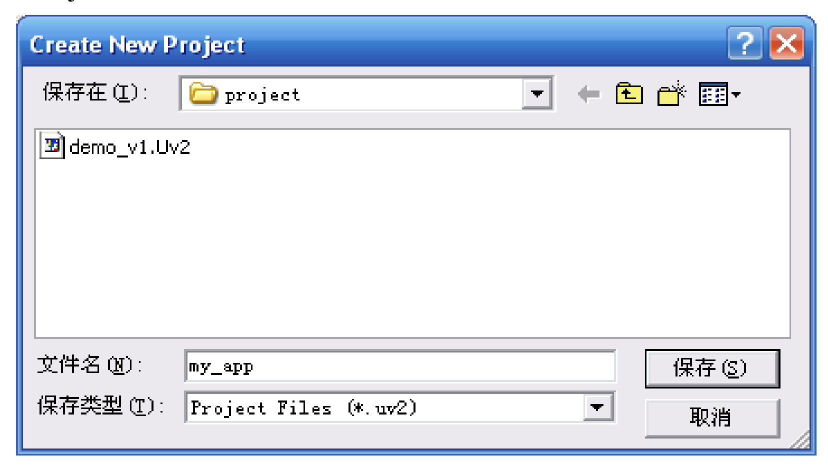


图 二十五 新建“工程”对话框

输入工程名，选择好保存路径，点击“保存”按钮，弹出 图二十六 所示对话框。

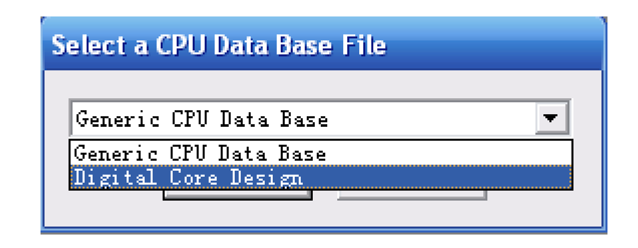


图 二十六 CPU 类型选择对话框

选择“Digital Core Design”，然后点击“确定”按钮，弹出 图二十七 所示‘CPU 选择’对话框。

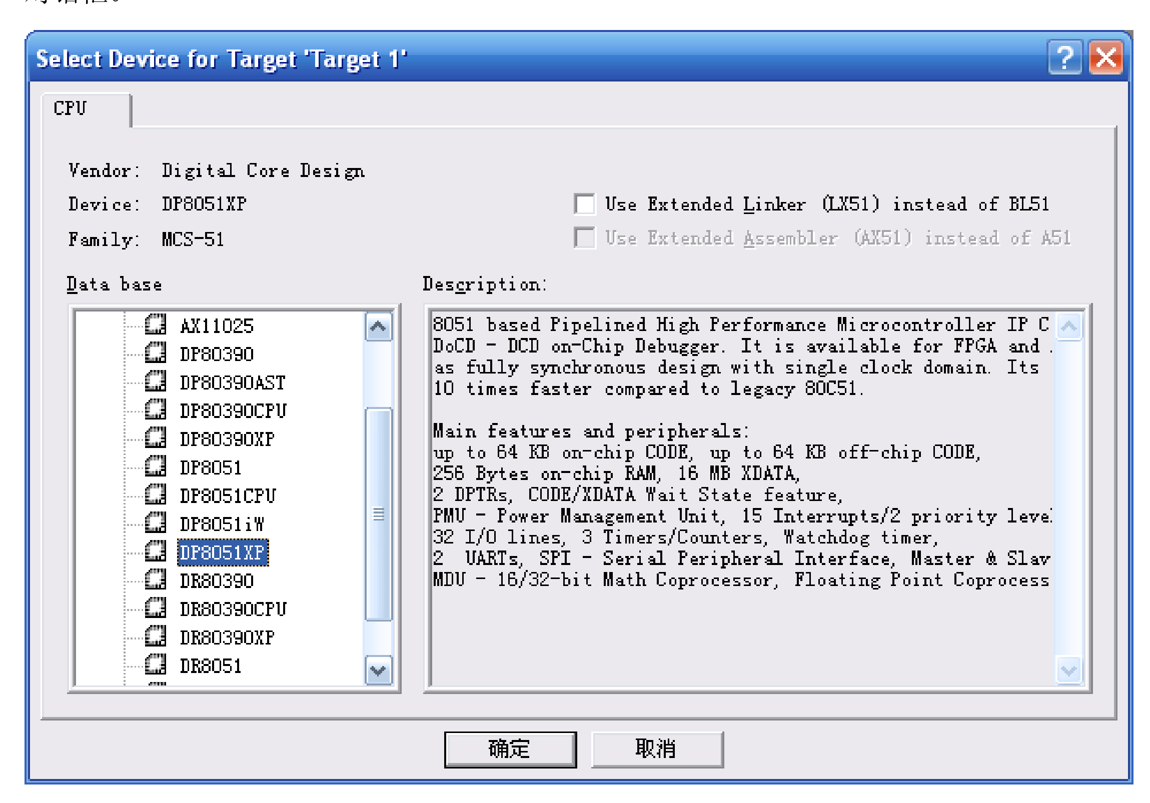


图 二十七 CPU 选择对话框

在 CPU 的选择菜单中选择“Digital Core Design”目录下的“DP8051XP”，然后点击“确定”按钮，出现图二十八所示的确认对话框，点击“是”。



图 二十八 CPU 选择确认对话框

通过上述操作即完成“工程”的建立。

9.2.3 编写用户程序

在Keil IDE中，新建文本文件，输入用户程序，然后保存。把程序文件添加到工程中进行编译，生成可执行文件。此步骤的具体过程请参照Keil uVision3TM的相关帮助文件，在此不再详述。

要进行在线调试，需要对新建立的工程进行相关配置。在 Keil IDE 中选择菜单下的“Project----Options for Target ’Target 1’ ”项， 或在 Keil 环境的“Project Workspace”窗口中用鼠标右键点击“Target1”，然后在弹出菜单中选择“Options for Target ’Target 1’”，出现如图二十九所示的配置对话框，

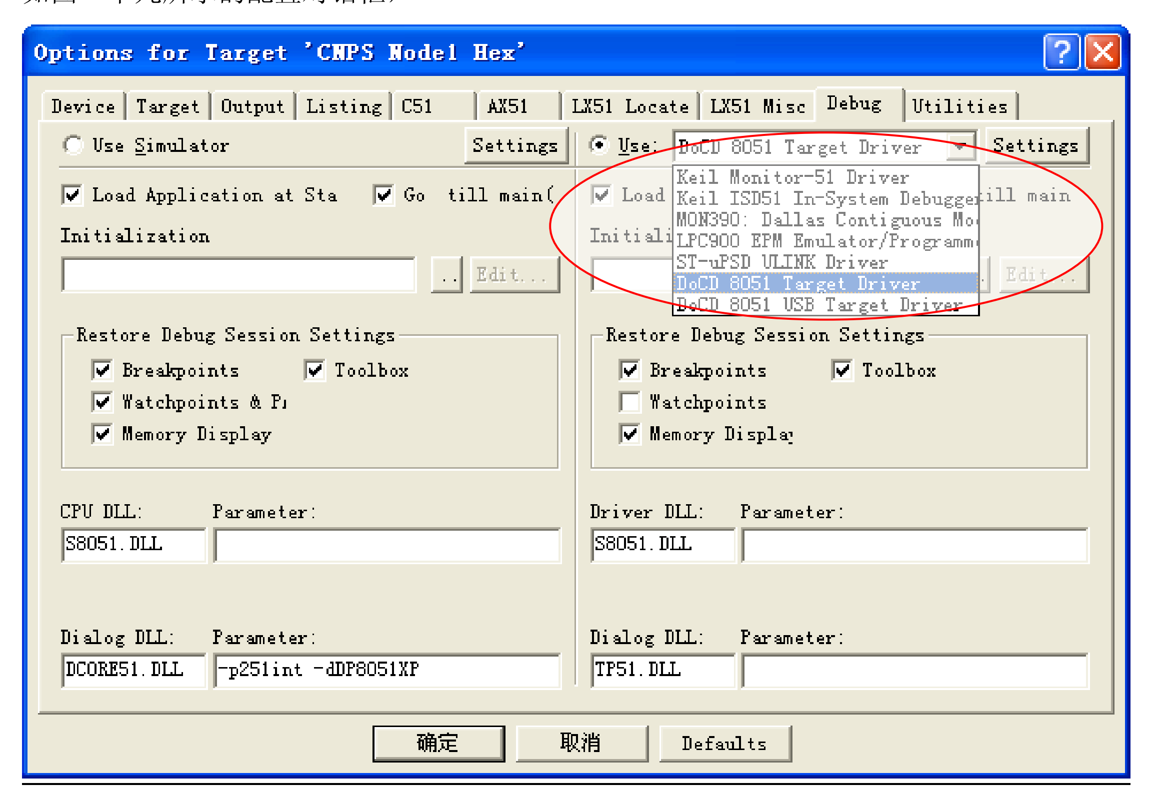


图 二十九 DOCDTM配置对话框

点击“Debug”标签，选中红色圈中的“Use”选项，并在“Use”对应的下拉菜单中选择“DoCD 8051 Target Driver”选项，然后点击“Use”右侧红圈范围内的“Setting”按钮，出现如下图所示的“Target Setup”设置对话框，用户所有设置应和下图一致。然后连续点击“确定”按钮，退出在线调试配置过程。

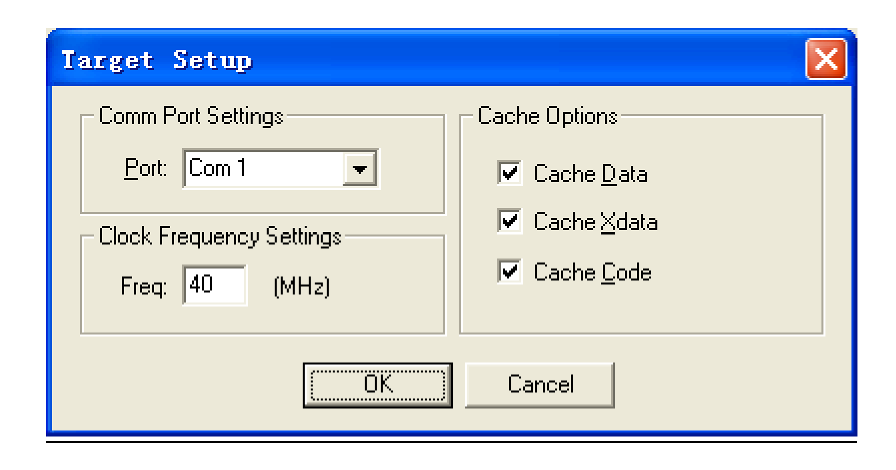


图 三十 在线调试串口选择

上述配置完成后，用户就可以启动 Keil IDE 的调试环境，将编译好的 code 下载到开发板的调试程序存储器（SRAM）中，对程序进行调试。

值得注意的是，在调试 APP 程序的时候，COMM 中的程序和 APP 中的程序同时运行。实际上由于 COMM 中的程序已经固化在 FLASH 中，用户一般都是只调试 APP 的程序，所以对用户而言好像只有 APP 的程序在运行，但由于 RISE3301 要求程序首先从 COMM 开始运行，并在 COMM 的程序中对 APP 进行一些特殊配置，然后由 COMM 启动 APP，这时 APP 的程序才开始运行，也才可以开始 APP 程序的调试。如用户要求同时调试 COMM 和 APP 的程序，则需要先让 COMM 的程序运行起来，然后才能运行 APP 的程序。

附录

附录 1：集中器变压器参数要求

原边：220Vac　50Hz

副边：12Vac±5%，0.5Aac。电压调整率：≤25%

空载损耗（铁损）：≤0.8W（有功功率），原边加 220VAC,副边开路情况下。

短路损耗（铜损）：≤0.6W（有功功率），原边通过自耦变压器加较低电压，副边短路，使原边电流为 15mA 情况下。

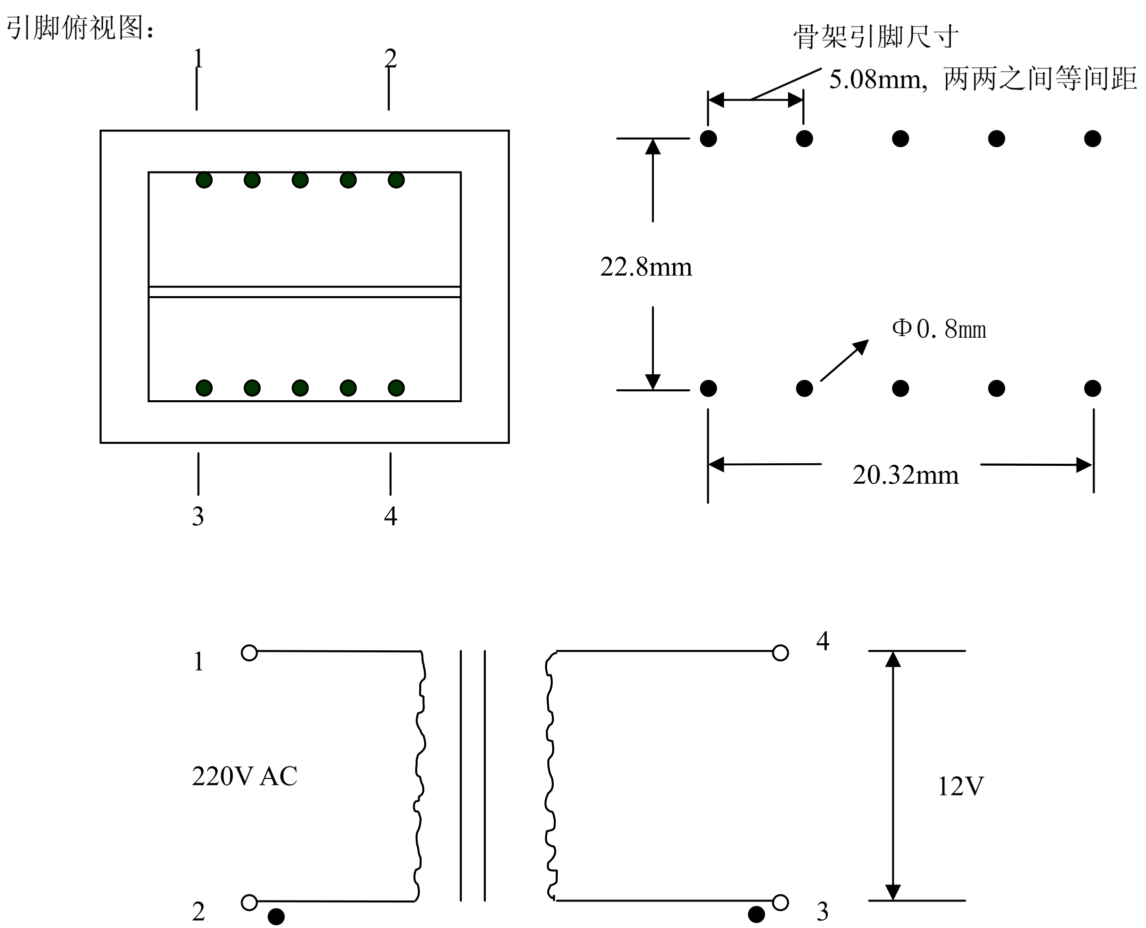
效率：≥60%（在副边额定电流 0.5A 下测量）

耐压：2000V～

骨架：EI-41×16，插针形式，直接焊在电路板上。

温升：原边加 220Vac，副边负载为 0.2A,变压器装入集中器壳，达到热平衡后（4h 后），用热电偶测量变压器初级线包外层温升<=28℃（减掉外部环境温度）。

引脚俯视图：



附录 2：载波表变压器参数指标

电表变压器参数要求：

原边：220Vac　　抽头：13Vac±10%　50Hz

副边：12Vac±5%，0.25Aac。电压调整率：≤20%

空载损耗（铁损）：≤0.25W（有功功率），原边加 220VAC,副边开路情况下。

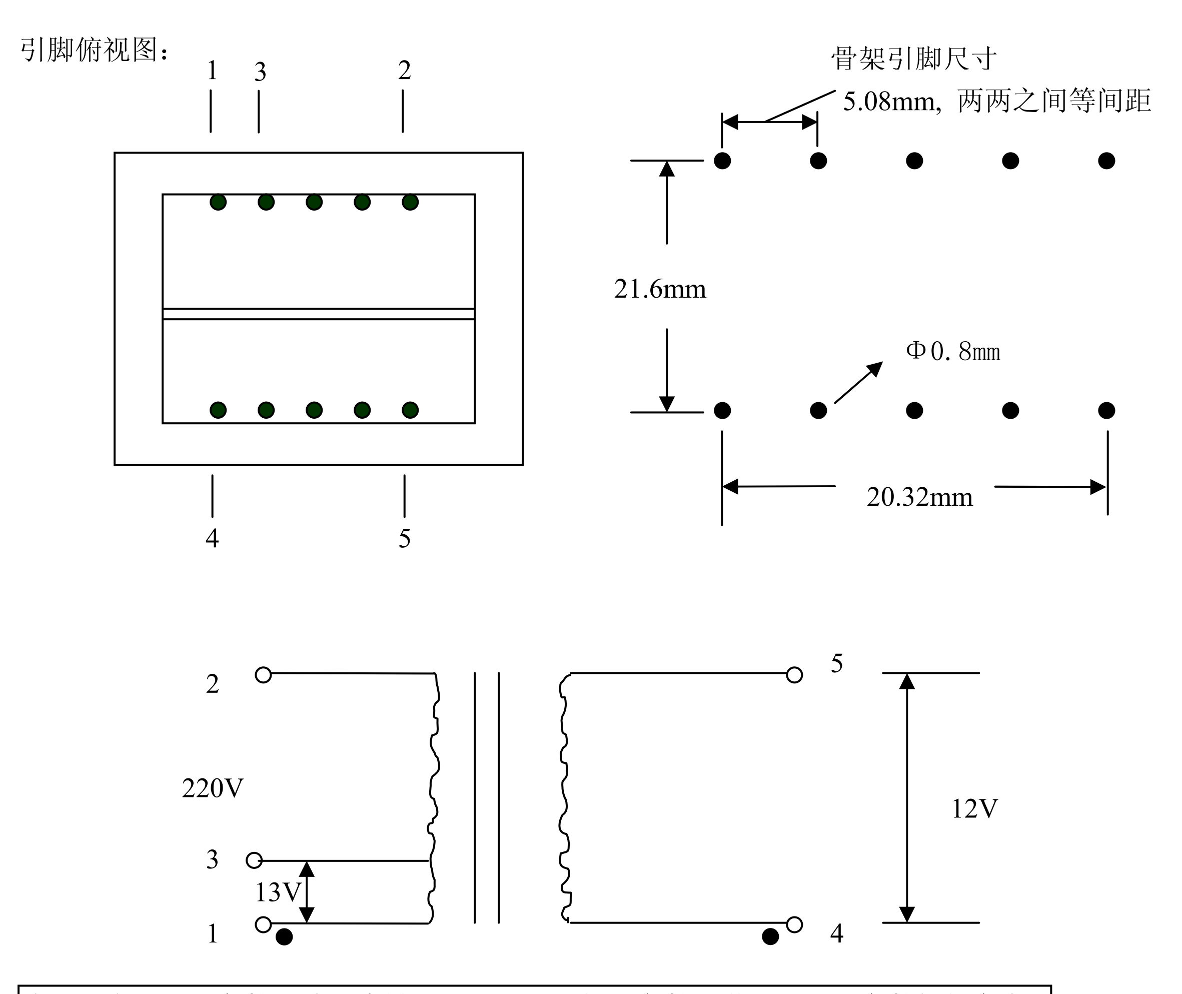
短路损耗（铜损）：≤0.5W（有功功率），原边通过自耦变压器加较低电压，副边短路，使原边电流为 15mA 情况下。

效率：≥60%（在副边额定电流 0.25A 下测量）

耐压：2000V～

骨架：EI-35×14，插针形式，直接焊在电路板上。

温升：原边加 220Vac，副边负载为 0.1A,变压器装入电表壳，达到热平衡后（4h 后），用热电偶测量变压器初级线包外层温升<=28℃（减掉外部环境温度）。



注：此变压器的参数以瑞斯康微电子的 FAE 提供的参数为准，此处的参数仅供参考

附录 3：

版本修订记录

名称	Rev.	发 行 日期	修订内容			修订日期
			章节	页	修订要点	
RISE3301 用户手册	1.2					2008-4-10

瑞斯康微电子(深圳)有限公司

RISECOMM MICROELECTRONICS (SHENZHEN) CO.,LTD

地址：深圳市南山区高新技术园南区创维大厦 C 座 501

邮编：518057

电话：+86-755-33955361　　33955359　　33955353

传真：+86-755-33955350

邮箱：marketing@risecomm.com.cn